



前言

本文旨在说明 KF32A156 系列的硬件设计参考注意事项。

应用笔记使用的KF32A156 数据手册与KF32A156 用户手册可以从ChipON
官方网站 www.chipon-ic.com 下载。

Github: <https://github.com/ChipON-IC>

Gitee: <https://gitee.com/chipon-kungfu>

目录

1. 单片机最小系统.....	3
1.1 电源设计.....	3
1.2 模数/数模转换器的参考电源/地设计.....	3
1.3 外部晶振振荡器电路设计.....	4
1.4 复位电路设计.....	4
1.5 下载电路设计.....	5
2. 上电时引脚状态及使用注意事项.....	5
2.1 上电引脚状态.....	6
2.2 特殊引脚注意.....	6
3. PWM 引脚电路设计.....	6
3.1 捕捉模式.....	6
3.2 比较模式.....	6
3.3 PWM 模式.....	7
4. AD 电路设计.....	7
5. 休眠模式唤醒引脚设计.....	7
6. 版本历史.....	7

1. 单片机最小系统

KF32A156 为通用型单片机，其最小系统由电源、单片机、晶振电路（非必须）、复位电路及下载电路组成。

1.1 电源设计

KF32A156 的供电电源主要有两类：数字电源组 VDD、VSS 与模拟电源组 VDDA、VSSA。顾名思义，数字电源部分分配给数字电路使用，模拟电源部分分配给模拟电路使用。用户需要根据引脚定义连接对应的电气信号。供电电压范围必须在数据手册规定范围内。

在一组电源对引脚附近最好接入一组“大电容+小电容”的组合。常见组合为 4.7 μ F/1 μ F 和 100nF，其中，100nF 需要更靠近引脚。有些较大封装的 MCU 常常有多组电源，如果用户能保证电源稳定性，可以适当取掉一些大电容。

注意：设计时需要保证数字电源和模拟电源同时上电。

1.2 模数/数模转换器的参考电源/地设计

KF32 系列的 ADC、和 OP 的可选参考电源/地为 VREF+，VREF-。在使用以上外设功能时，VREF-引脚必须接地（有些小封装产品无 VREF-引脚，已经默认其在内部接地）。当使用外部输入电压作为参考时，VREF+为外部参考电压的输入引脚，且电压输入范围不得大于 VDD 电压。当使用内部参考电压模块时，VREF+/VREF-引脚将被内部占用，内部的参考电压将从 VREF+输出，需要在 VREF+ 和 VREF-之间并联 2.2 μ F 电容作为去耦作用。

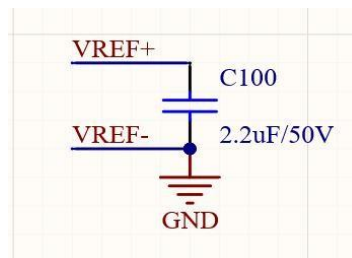


图 1：模拟部件使用内部参考的电路图

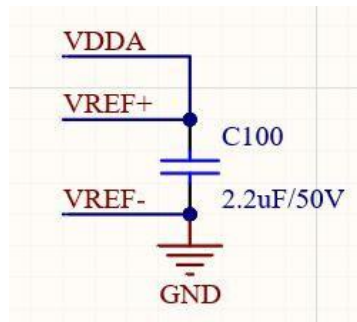


图 2：模拟部件使用外部输入（VDDA）作为参考的电路图

1.3 外部晶振振荡器电路设计

KF32A156 允许外接高频晶振振荡器和低频晶振器。接入振荡器频率范围详见数据手册的电气特性章节。

外部高速晶振引脚位于 PH11 (OSC_IN) / PH2 (OSC_OUT)。

外部低速晶振引脚位于：PH8 (OSC32_IN) / PH9 (OSC32_OUT)。

如果外部输入为有源晶振或者频率输入，只需要接 OSC_IN 或者 OSC32_IN 引脚，OSC_OUT 或 OSC32_OUT 引脚可以悬空处理。

晶振在 PCB 的布局应靠近 MCU 且不能放置在板边，避免板级振动影响晶振。考虑 EMI 问题，晶振底部不建议走线。可以在晶振上并联一个 1M 的电阻，加快起振时间。

16MHz

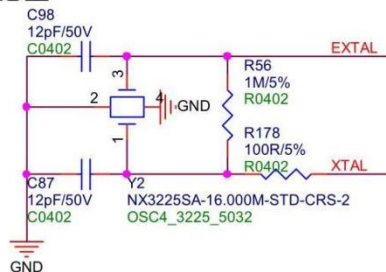


图 4：外部高速晶振电路示意图

1.4 复位电路设计

复位引脚 (PD0) 上电后内部带有 40K 的弱上拉，需要外接复位电路让复位引脚更稳定。KF32A156 的复位引脚为低电平有效，所以需要有一个上拉电阻（常见 4.7K/10K），并联一个 100nF 电容。

复位引脚在印制电路板中走线不宜过长。

如果 VDD 十分不稳定，可以在复位脚并联二极管到 VDD，加快复位电容的放电速度，避免 VDD 来回上下电，导致复位引脚电压不稳定。

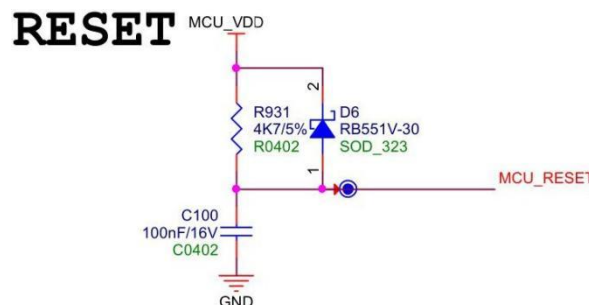


图 5：外部复位电路

1.5 下载电路设计

KF32 有两种编程下载模式：ISP 和 DPI 下载模式。MCU 下载模式的选择在 IDE 的信息与配置视图中，更改模式配置后需要点击生效并编译才能生效。

ISP 下载，即串口 ISP 模式，通过芯片内置的 ROM 代码进行在线系统编程。在上电时 MCU 会判断 PB3 的引脚有低电平使能信号就会进入下载模式（PB3 默认上拉使能），MCU 会通过串口（PA0、PA1）与下载设备进行数据交互，并进行 FLASH 烧录的动作。

注意：ISP 下载模式无法进行调试。



图 6：ISP 下载接口示意图

DPI 下载，即调试下载模式。通过 KF32DP 编程器对芯片进行调试或编程，该模式为常用的下载模式。在某些低功耗模式下，或者需要带电强制下载时，可以加入复位引脚，将复位引脚接到编程器的 MODE 引脚。在硬件设计时，复位引脚常常不能走线较长，在调试阶段可以串电阻后接到调试接口，调试完毕后取掉。



图 7：DPI 下载接口示意图

2. 上电时引脚状态及使用注意事项

KF32A156 在上电后除个别引脚由于上电时有特殊功能，其他状态均默认为模拟高阻状态。上电时候由于 ROM 代码控制，有下载功能的引脚将会保持高电平一段时间（不超过 9ms）。

IO 的输入引脚电平禁止大于 VDD。在 MCU 未上电时，若外部 IO 存在电压，该电压通过 IO 上的 ESD 二极管对 MCU 灌入电压，使得 VDD 存在电压，VDD 上存在电压后，该电压的输出能力会使 MCU 进入假跑状态，设计中应当避免此情况的发生。

2.1 上电引脚状态

PD0: 复位引脚。默认内部有上拉

PB3: ISP 下载模式使能引脚，默认内部开启上拉功能，且一直保持

PA0、PA1: 上电过程由于 ROM 代码影响，PA0，PA1 会被短暂映射为串口功能，串口空闲为高电平，即该过程中会保持为高电平直至运行代码

PC15: 作为下载口，在上电过程由于 ROM 代码影响，PC15 的上拉功能会开启，短暂输出高电平，结束后关闭

2.2 特殊引脚注意

PC14: 在环境条件比较恶劣时，如电源浪涌和电源脉冲。需要将 PC14 接地。

3. PWM 引脚电路设计

KF32 的 CPP/ECCP 模块为捕捉/比较/PWM 模块（E 为增强型）。模块将会占用对应定时器的资源，如 CCP1 将会使用定时器 1 的资源。每一个 CCP 模块有四个通道，如 CPP1 有 CCP1CH1、CCP1CH2、CCP1CH3、CCP1CH4。

(E)CCPxCH1、(E)CCPxCH2、(E)CCPxCH3、(E)CCPxCH4 可作为 PWM 输出、捕捉输入、比较输出以及可供主从模式中触发输入 TRGI 或者触发输出 TRGO 选择。在选择引脚用于某种功能后，其输入输出方向由硬件自动配置。（初始情况下都为输出）

注意： ECCP 的捕捉模式和比较模式仅在 ECCPxCHyH 上有效。（x=5）
(y=1, 2, 3, 4,)

3.1 捕捉模式

捕捉模式可以用于任意通道上，可以软件配置边沿触发类型。需要注意的，在使用 PWM 测量模式时，输入信号只能接到通道 1 上。此时虽然硬件只接了通道 1，但也会使用通道 2 的资源。如果使用的是 ECCP 模块，ECCPx 模块可在 ECCPxCH1H、ECCPxCH2H、ECCPxCH3H、ECCPxCH4H 这 4 个通道上发生捕捉。

3.2 比较模式

CCP 模块：在比较模式，比较寄存器 CCPx_Ry 的值将不断与 Tx 寄存器的值相比较，当两者匹配时，可以配置任意通道进行逻辑输出。

ECCP 模块：ECCPxCH1H、ECCPxCH2H、ECCPxCH3H、ECCPxCH4H 这 4 个通道均可设为比较模式。比较模式时，通道 1/2/3 以 Tx 为时基，通道 4 以 Tz 为时基。（若使用 ECCP5 模块，x 为定时器 5，z 为定时器 6）

3.3 PWM 模式

CCP 模块：四通道输出的通用 PWM 模块，可分别使能或关闭 PWMx 模块的各个通道，各个通道的周期一致，由定时器的周期寄存器 PPX 控制，占空比可以分开独立控制。

ECCP 模块：ECCP 的 PWM 模式为增强型 PWM 模式。共有 4 个通道，可在 8 个不同的引脚输出 PWM 信号。具体功能请查看用户手册。

4. AD 电路设计

KF32A156 至多有三个 ADC 模块及至多 58 个 ADC 通道。每一个通道都可以映射到不同的 AD 模块上。每一个通道均可正常进行模数转换。

AD 的参考电压来源于 VREF+/VREF-。在使用 AD 功能时，VREF- 必须接地（有些小封装无此引脚，内部默认接地处理）。若参考电压来源于外部，则由 VREF+ 输入。若参考电压为内部参考源，则会占用 VREF+ 引脚（如果软件配置为使用内部 2V 作为参考，则 VREF+ 引脚上为 2V）。

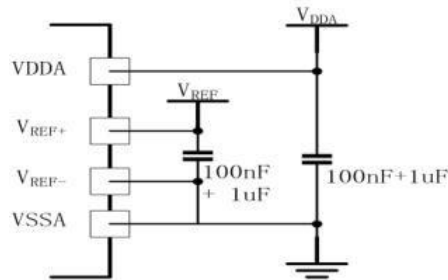


图 8：ADC 参考电源输入示意图

注意：当选择外部输入作为参考电压时，禁止使能内部参考电压模块。

5. 休眠模式唤醒引脚设计

KF32 系列存在至多 5 个 WKUP 外部唤醒引脚，分别为：PC6、PC0、PD4、PG11 及 PG12。WKUP 引脚可以在 STOP0、STOP1、STANDBY 及 SHUTDOWN 模式下唤醒。

在任何休眠模式，MCU 的引脚可以软件选择保持电平。

WKUP 支持上升沿或下降沿唤醒。在使用上升沿唤醒时需要接入下拉电阻保持电平稳定，同理，下降沿唤醒时需要上拉电阻。

注意：在 STOP1、STANDBY、SHUTDOWN 模式，唤醒后是芯片复位运行。

使用外部唤醒引脚功能时，在进入 Stop 模式、Standby 模式或 Shutdown 模式之前，软件必须先执行清零 WKPxSTA 位操作。如果在 WKPxSTA 位为 1 的条件下执行休眠指令，将导致单片机无法进入 Stop 模式、Standby 模式或 Shutdown 模式，转而进入其他休眠模式，从而导致单片机无法正常唤醒。还需使能总中断。在唤醒中断服务程序中需要清除 WKPIF 标志位。

由于部分应用不能保证外部唤醒信号的发生时机，有可能在正好执行休眠指令的这个时间内来时，就会导致 MCU 无法正常唤醒。这里提出一种硬件方案，适用于此种应用场景，需要指出的是，本方案仅适用于 pattern 唤醒模式（例如一般的 CAN 收发器，在低功耗模式时，会将总线的信号实时反馈到 RXD 端口）。

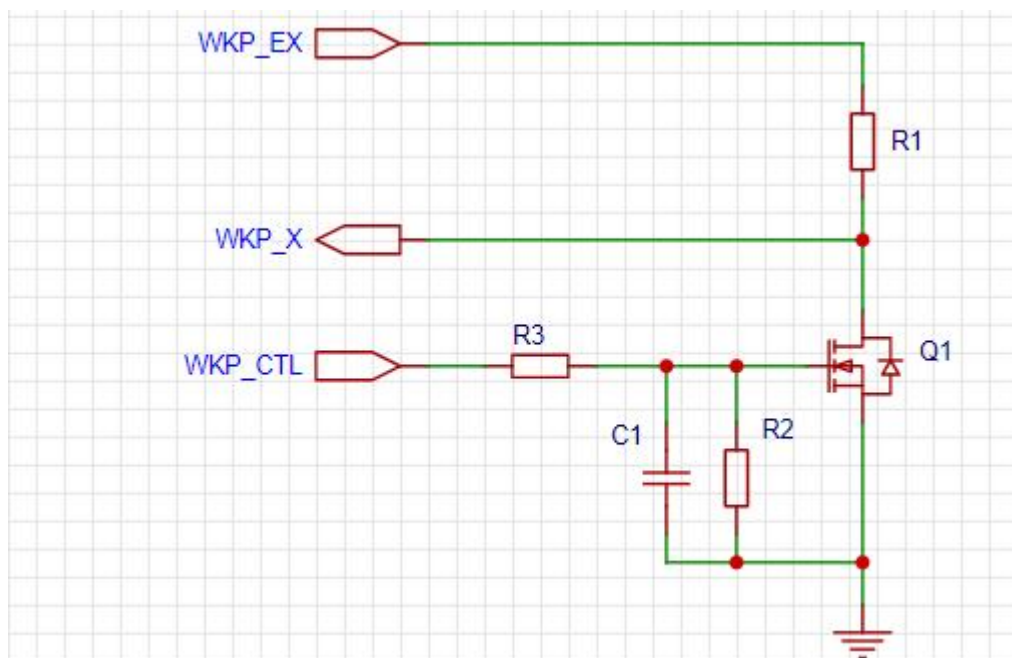


图9：外部唤醒方案示意图

其中，WKP_EX 是外部唤醒信号（pattern 模式），WKP_X 是接入 MCU 唤醒引脚信号，WKP_CTL 为 MCU 的 IO 初始信号。工作原理如下：

- （1）MCU 正常工作时，将 WKP_CTL 输出高，使得 Q1 导通，WKP_X 上为低电平。
- （2）进入休眠前，MCU 将 WKP_CTL 设置为输入（高阻），然后立即执行 SLEEP 指令。
- （3）由于 C1 存储有电荷，Q1 不会马上关断，直到 C1 电压通过 R2 释放到低于 Q1 的开启电压，才关断。
- （4）Q1 关断后，WKP_EX 的信号才会输入到 WKP_X，此时才能将唤醒信号送入 MCU。
- （5）目的是为了将唤醒信号在 MCU 休眠的前后一段时间屏蔽，MCU 休眠后延时一定时间才将唤醒信号送入 MCU。

元器件选型参考参数如下表，可以实现大概 200us 的延时，才使得 WKP_EX 的信号输入到 WKP_X 信号上。

表 1：外部唤醒方案硬件参考参数

R1	R2	R3	C1	Q1
2k Ω	10k Ω	1k Ω	22nF	2N7002

6. 版本历史

文档版本历史

日期	版本	变更
2021 年 7 月 21 日	V1.0	初始版本。
2021 年 7 月 21 日	V1.1	1.修改复位电路图 2.修改参考电压 VREF 的描述，删除 VREF+接 IO 的电路图 3.增加 PC14 在环境复杂时需要接地 4.删除部分笔误
2022年12月5日	V1.2	增加第五章休眠唤醒外围硬件设计