



APT32F1731 数据手册 v0.0

相关文档

APT32F1731 使用手册

版权所有©深圳市爱普特微电子有限公司

本资料内容为深圳市爱普特微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，深圳市爱普特微电子有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，深圳市爱普特微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，公司保留未经预告的修改权。

历史版本说明

版本	修改日期	修改概要
P0.0	2022-10-26	初版
V0.0	2023-2-13	更改名称，修改格式等，并发布正式版本

1 概述

1.1 文档用途

本文档是APT32F1731产品手册，包括完整的器件使用说明和详细的规格信息。

1.2 APT32F1731介绍

APT32F1731 是由爱普特推出的基于平头哥 (T-Head Microsystems) CPU 内核 e906 (带 DSP 和双精度浮点运算能力) 开发的 32 位高性能低成本单片机。APT32F1731 基于嵌入式 Flash 工艺制造，内部丰富的模拟资源，包括模拟比较器、模拟运算放大器、面向的应用为电机、工业控制，小家电，消费电子设备，可穿戴设备等应用。

- T-Head 32位CPU内核(5级流水线)
- 片载128KBytes程序闪存，8Kbytes数据闪存
- 内含32KBytes SRAM，（24K-data+8K-code or 16K-data+16K-code）可用于堆栈，数据存储，代码存储
- 工作温度：- 40 to 85°C
- 工作电压范围：1.8 to 5.5V
- 最高工作频率：105MHz
- 中断控制器：RISC-V CLIC中断控制器，支持动态配置的可嵌套中断
- 增强的时钟和功耗控制器(SYSCON)
- 灵活的事件触发选择控制器 (ETCB)
- CRC控制器 (CRC)
- 2 个 DMA控制器 (DMA)
- 1 x个24位内核定时器 (CORET)
- 1 个独立看门狗定时器 (IWDG)
- 10个16位2通道同步定时器/计数器，支持PWM功能 (GPTA0~GPTA3, GPTB0~GPTB5)
- 1个16位计数器(COUNTERA)，支持自动重载功能以及单次或者循环计数功能 (载波发生器)
- 4个16位基本计时TIMER (Basic Timer)
- 1个16位低功耗TIMER (LPT)
- 1个16位RTC
- 串行通信接口：1 x I2C, 2 x USART, 3 x UART, 2 x SPI, 2 x SIO, 1 x CAN
- 2个12位ADC，总共支持47路外部ADCIN或者1/4VDD和内部高精度电压参考源 (INTVREF)
- 1个12位DAC
- 支持10x8点阵(1/4占空比)的自动扫描LED驱动
- 14个大电流驱动的管脚(每个管脚支持灌入最大电流为120mA)
- 支持3个独立模拟比较器
- 支持4个独立的运算放大器

- 支持内部参考电压源1.0V和内部固定电压源2.048V/3.072V/4.096V
- 支持96bit UID
- 支持RUN，SLEEP，和DEEP-SLEEP模式

1.3 主要特性

1.3.1 处理器 (CPU)

- 32-bit RISC CPU核，指令长度16位/32位混合
- 32个32位通用寄存器
- 高效的5级执行流水线
- 单周期32位x32位的硬件整形乘法阵列
- SWD (Serial Wire Debug)调试接口

1.3.2 存储 (Memory)

- 多达128Kbytes的内部程序闪存，支持ISP保护，保护区域的大小可配置，支持CRC校验
- 多达8Kbytes的独立数据闪存，数据Flash更新时，不会中断程序运行
- User Option配置
 - 外部复位管脚使能配置
 - 看门狗缺省使能状态配置
 - 代码安全性配置
- 专用烧写接口，支持快速的量产烧录（需配合专用烧写器）
- 多达32Kbytes的内部SRAM，部分可配置为ISRAM，支持奇偶校验
- 小端(little-endian)存储方式

1.3.3 RISC-V CLIC中断控制器

- RISC-V CLIC中断控制器，每个中断都有独立的优先级
- 每个中断都有独立的使能或者禁止控制
- 每个中断源都有固定的向量地址
- 支持动态配置的可嵌套中断
- 支持陷阱功能
- 支持软件复位
- 可单独配置唤醒事件和中断的使能/禁止

1.3.4 系统控制器(SYSCON)

- 外部晶振 1M 到 24MHz (EMCLK: External Main Clock，外部主时钟)
- 外部辅振 32.768K(ESCLK: External Sub Clock，外部辅时钟)
- 内部主振 131.072KHz / 2.097MHz / 4.194M/ 5.556MHz (default)四个option选择 (0.5%偏差@典型值，IMCLK: Internal Main Clock，内部主时钟)
- 内部高速振荡器 48MHz/24MHz (1%偏差@典型值，HFCLK: High Frequency Clock，内部高速时钟)
- 内部PLL锁相环振荡器，频率可自由配置，最高支持105MHz
- 内部辅振 27KHz (5%偏差@典型值，ISCLK: Internal Sub Clock，内部辅时钟)

- 支持低功耗模式 (SLEEP/DEEP-SLEEP)
- 低功耗模式下支持可编程的功耗优化
- 可编程的时钟分频器
- 外部晶振失效监测（外部晶振失效时，支持自动切换到内部主振）
- 复位源检测和管理 (RSTID)

1.3.5 事件触发选择控制器 (ETCB: Event Trigger Cross Bar)

- 支持可配置的片内模块间互联触发
- 最大支持32个触发通道
- 每个通道支持64个Source输入选择
- 每个通道支持64个Target输出选择
- 每个通道均支持软件触发

1.3.6 校验控制器 (CRC: Cyclic Redundancy Check)

- 支持基于Byte, Half-word, Word的写操作
- 可选的CRC多项式包括：
 - CRC-CCITT: $X^{16} + X^{12} + X^5 + 1$
 - CRC-16: $X^{16} + X^{15} + X^2 + 1$
 - CRC-32: $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^3 + X^2 + X + 1$
- 可编程种子值
- 可编程的大小端设置（LSB优先或者MSB优先）和选择输入数据及CRC校验和以补码形式操作

1.3.7 直接存储器访问控制器 (DMA: Direct Memory Access)

- 2个控制器，每个控制器支持6个通道
- 灵活可配置的读取地址和目标地址
- 触发源由ETCB控制，支持所有内部触发事件

1.3.8 独立看门狗定时器 (IWDG: Independent Watchdog Timer)

- 复位时间可配置
- 可配置定时提醒中断
- 独立工作在内部辅晶振下的可编程18位递减计数器（27KHz时钟）

1.3.9 16位增强型定时器/计数器 (GPTB: Enhance Purpose Timer)

- 三种计数模式：递增、递减、递增递减
- 每个TIMER有2路独立PWM输出，支持2个比较值。
- 支持互补输出，死区控制，斩波输出，紧急模式输出

- 支持多个TIMER间的PWM相位控制和多TIMER同步控制
- 支持紧急模式输出：软锁止和硬锁止模式
- 支持单次触发模式
- 数字比较器可触发多种同步和波形输出
- 可以工作在捕捉模式，最多支持4个比较值捕获
- 支持ADC的SOC硬件触发
- 可选择内部或者外部时钟源

1.3.10 16位通用定时器/计数器 (GPTA: General Purpose Timer)

- 递增计数模式
- 每个TIMER支持两个输出通道，每个通道可配置为PWM波形输出控制
- 支持捕获模式，最多4个捕获值
- 可选择内部或者外部时钟源

1.3.11 载波频率发生器 (Counter A)

- 1个16位的计数器，支持自动重载功能以及单次或者循环计数功能
- 软件/硬件可选择的载波频率输出使能/禁止控制
- 在一个周期波形内，输出高/低电平脉冲宽度可配置
- 输出极性可配置
- 可以用于驱动扬声器或者远程IR数据传输

1.3.12 基础计时器 (BT: Basic Timer)

- 4个16位的递增计数器，支持自动重载功能
- 支持PWM波形输出
- 计数时钟支持独立预分频配置
- 支持比较中断、周期中断和溢出中断

1.3.13 内核计时器 (CORET: Core Timer)

- 1个24位的递减计数器，支持自动重载功能
- 计数时钟源可选（CPU时钟或者系统时钟的8分频）
- 支持周期中断和溢出中断

1.3.14 低功耗定时器/计数器 (LPT: Low Power Timer)

- 16位的递增计数器，支持自动重载功能
- 一个16位比较值寄存器
- 3位预分频选择，可支持1、2、4、8、16、32、64、128分频

- 计数时钟源可选：ISCLK、IMCLK、EMCLK、PCLK或者外部CLK
- 支持Toggle或者PWM输出功能
- 支持周期中断和溢出中断

1.3.15 时钟定时器（RTC: Real Time Counter）

- 仅POR复位有效，支持写保护
- 计时功能：支持时（12或24小时制）、分、秒和子秒，BCD格式
- 日历功能：支持年、月、日和星期，BCD格式；自动闰年识别
- 支持可选的时钟源：外部晶振（支持32.768KHz）、内部主振IMCLK和内部副振ISCLK。
- 支持2个可编程闹钟
- 支持周期定时唤醒
- 数字校准功能
- 可编程频率输出（通过CLO输出）

1.3.16 同步异步收发器（USART）

- 2个通道
- 支持5、6、7和8位数据长度
- 单独的8x8位收发FIFO
- 可编程的波特率
- 校验位，帧检测和缓存溢出错误报告
- 支持Loop-back模式
- 支持同步全双工模式
- 支持LIN总线协议：LIN1.2或者LIN2.0
- 支持智能卡协议：ISO7816-3兼容

1.3.17 通用异步收发器（UART）

- 3个通道
- 8位数据长度，支持校验位(奇偶校验，0/1校验)
- 单独的8x8位收发FIFO
- 可编程的波特率

1.3.18 同步串行总线（I2C）

- 1个通道
- 支持多主机I2C总线，支持主机或者从机工作模式。
- 标准模式100Kbit/s，高速模式可达400Kbit/s，超高速模式可达800Mbit/s
- 兼容串行8位数据传输和双向数据传输

- 7位或者10位寻址
- 自动总线恢复功能
- 单独的8x8位收发FIFO

1.3.19 同步外设接口（SPI）

- 2个通道
- 可编程的数据帧长度：4到16位
- 支持主机和从机模式
- 单独的8x16位收发FIFO

1.3.20 串行输入输出（SIO）

- 单线通信管脚，支持双向数据传输。
- 可通过配置时钟分频得到多种通信速率。
- 接收模式需同步开始标志。
- 接收模式下，可调整每位(bit)的采样数和抽取点。
- 接收模式下，可灵活配置输入滤波

1.3.21 控制器局域网接口（CAN）

- 1个通道
- 支持CAN总线协议2.0版本，Part.A和B
- 支持高达1Mbit/s的比特率
- 32个消息对象
- 每个消息对象有自己的标识
- 可编程的FIFO模式
- 可编程的Loop-back模式用于自检
- CAN_TX输出管脚可配置成开漏输出

1.3.22 模数转换器（AD Converter）

- 2个模拟转换器
- 多达31个模拟输入通道供选择，参考电压支持选择VDD或者外部管脚
- ADC输入支持外部ADCIN或者1/4VDD和内部高精度电压参考源(INTVREF)
- 12位模式支持最快3MSPS转换速度
- 支持连续转换模式和硬件比较转换结果
- 支持多种转换模式，最高可达16个转换序列，可灵活配置转换通道，转换顺序，转换次数
- 支持连续采样或者单次采样，可配置的采样优先级

1.3.23 数模转换器 (DA Converter)

- 支持自动生成三角波或者锯齿波
- 转换速度最快支持1Mbps

1.3.24 内部电压参考源 (INTVREF: Internal Voltage Reference)

- 可作为ADC的采样通道校准输入
- 参考电压: 1.0V

1.3.25 内部固定电压源 (FVR: Fixed Voltage Reference)

- 可作为ADC的VREF输入
- 参考电压: 2.048V/3.076V/4.096V

1.3.26 模拟比较器 (CMP: Comparator)

- 支持3个独立的模拟比较器
- 可配置的比较器输出迟滞和数字去抖滤波
- 支持比较器输出通过特定事件窗口捕获功能
- 比较器配置寄存器锁定
- 多通道输入, 可以实现定周期切换的轮询功能
- 能使用定时器的 PWM 输出作为比较器输出的开关信号

1.3.27 运算放大器 (OPA: Operational Amplifier)

- 支持4个独立的运算放大器
- 可配置的内部增益控制
- 运放输入同相和反相端内置钳位二极管
- 集成4个通用运算放大器, 放大器的输入输出端都开放, 可通过外接电阻调整运放增益
- 输出可以作为ADC的采样输入

1.3.28 数码管扫描控制器 (LEDC)

- 支持10 x 8 点阵(1/4占空比) LED驱动
- 支持硬件自动扫描控制, 占空比和扫描时间间隔可通过寄存器配置
- 可配置的COM通道数和亮度控制
- 多达10个大电流驱动I/O口, 可以直接驱动LED(每个120mA)
- 8段显示驱动的通道可以和触摸按键功能在不同时间段内共用通一个管脚

1.3.29 通用IO (GPIO)

- 64管脚: 最多54个GPIO

- 推挽输出和开漏输出可配置，上下拉电阻可配置
- 支持输出状态监测，每个IO驱动能力可独立配置（其中10个IO支持大电流灌入）
- 所有管脚都支持外部中断功能，最大同时支持20路外部中断

1.3.30 低功耗模式

- SLEEP: 关闭选择的系统时钟和CPU时钟
- DEEP-SLEEP: 关闭所有系统时钟和CPU时钟，逻辑状态保持。
可配置唤醒源：外部中断，iWDT中断，LVD中断，RTC中断或者LPT中断

1.3.31 上电复位（POR: Power On Reset）

- 复位电压：1.45V

1.3.32 低电压检测（LVD: Low Voltage Detector）

- 可配置成低电压复位功能，可选8个电压值 (1.9V/2.2V/2.5V/2.8V/3.1/3.4/3.7/4.0).
- 可配置成低电压产生中断，可选8个电压值 (2.1V/2.4V/2.7V/3.0V/3.3/3.6/3.9/LVDIN).

1.3.33 工作电压范围

- 1.8V to 5.5V

1.3.34 工作频率范围

- 外部主晶振：1MHz ~ 24 MHz
- 内部振荡器：IMOSC: 5.666 MHz (max) / HFOSC: 48 MHz (max) / PLL: 105 MHz (max)

1.3.35 工作温度范围

- - 40 to 85°C

1.3.36 封装

- 64-LQFP
- 64-QFN
- 48-LQFP
- 48-QFN
- 32-LQFP
- 32-QFN

1.4 模块框图

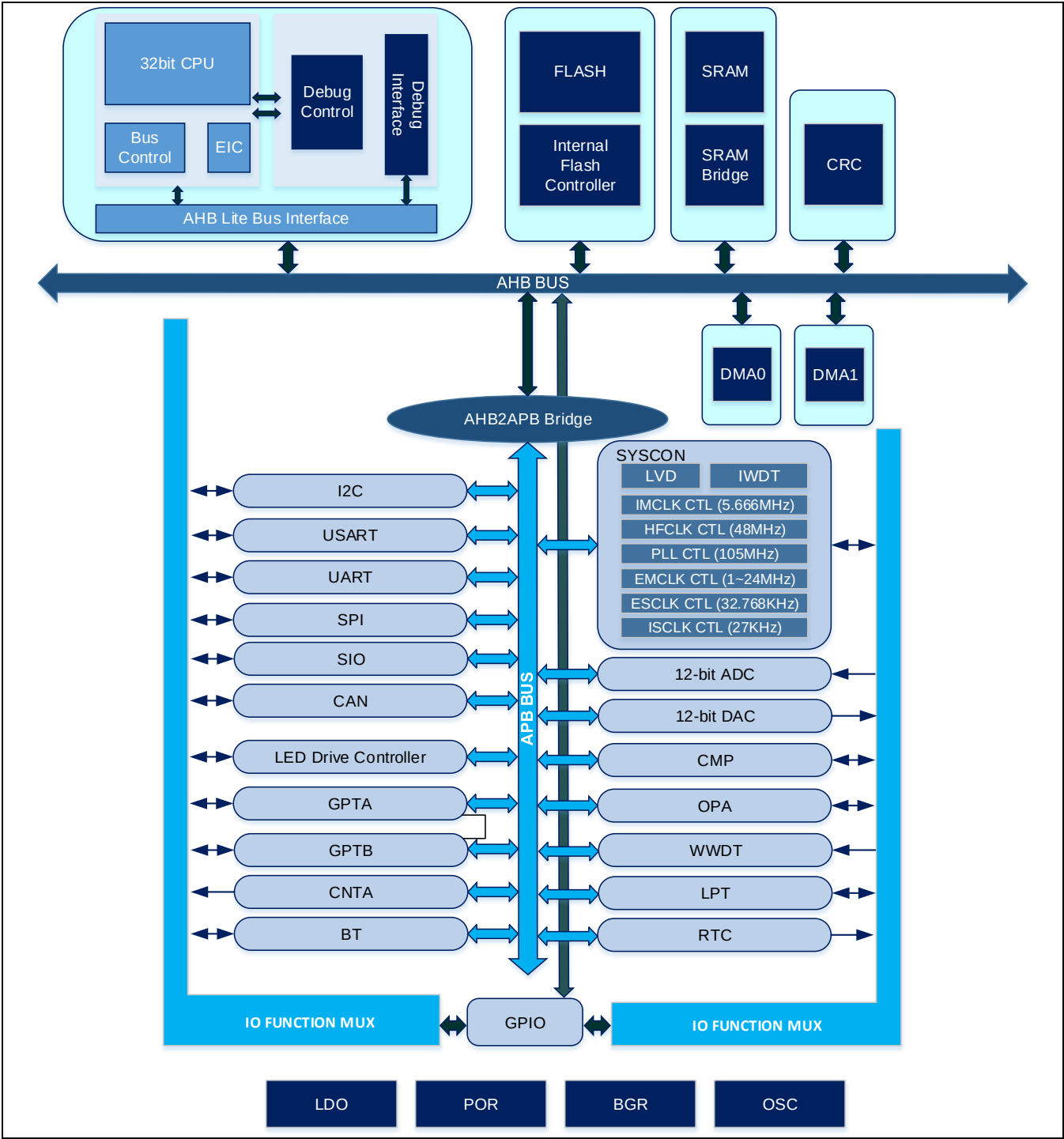


Figure 1-1 APT32F1731模块框图

2

管脚配置

2.1 概要

本章节描述APT32F1731产品的管脚功能信息。

包含：

- 管脚映射图
- 管脚分配表
- 管脚描述
- Pad电路类型

2.2 管脚定义图

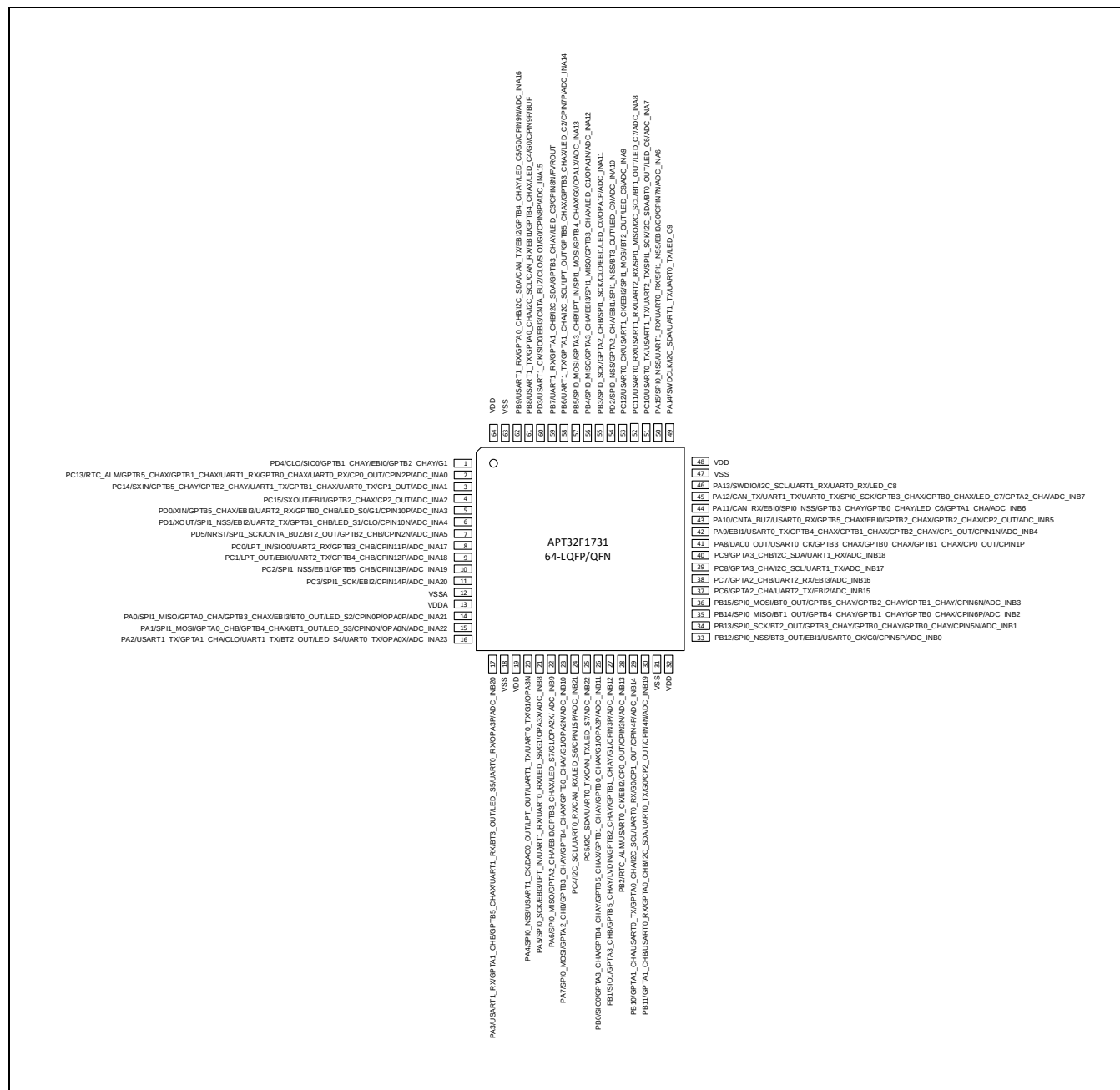


Figure 2-1 管脚定义图(64 LQFP/QFN)

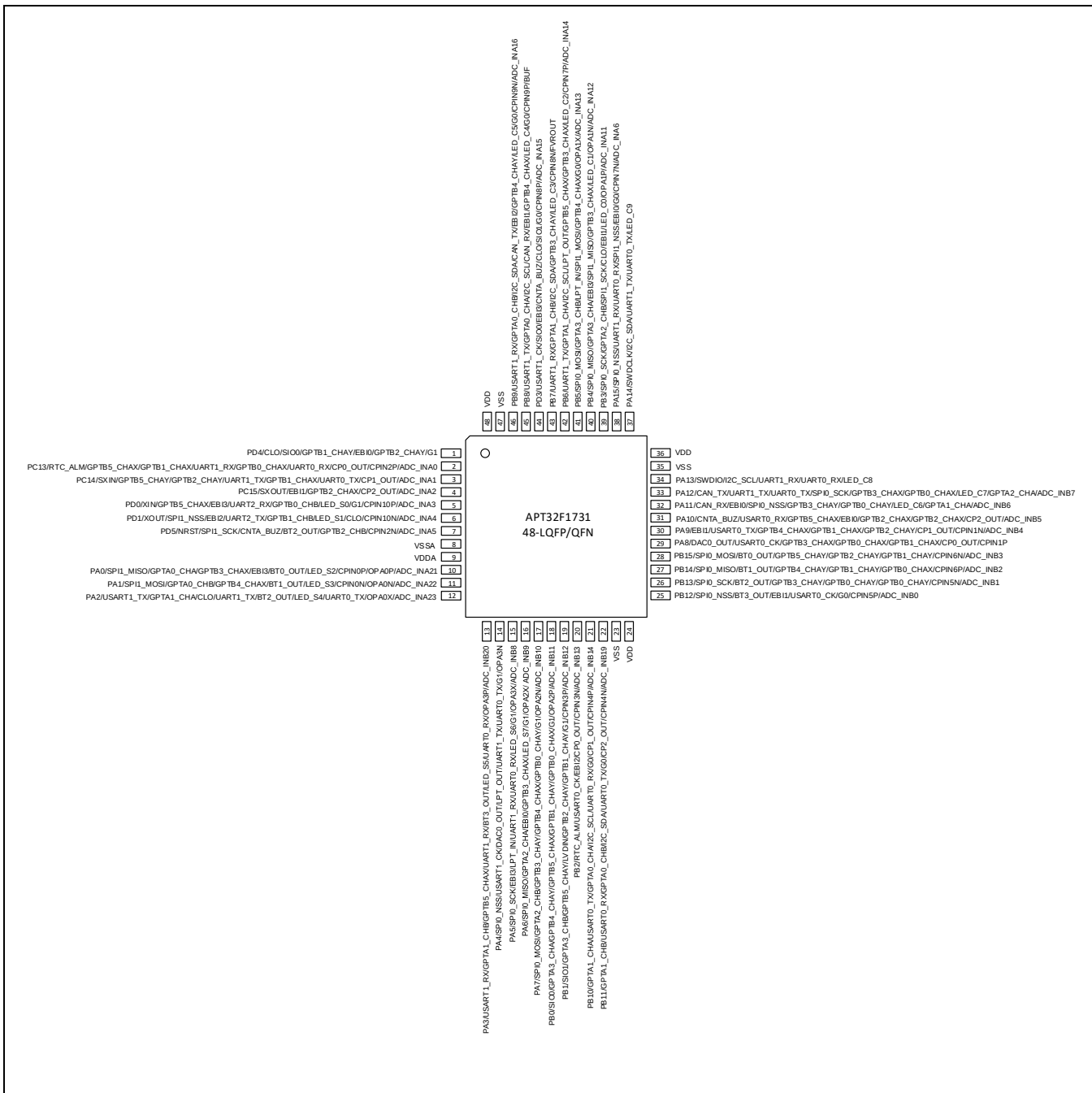


Figure 2-2 管脚定义图(48 LQFP/QFN)

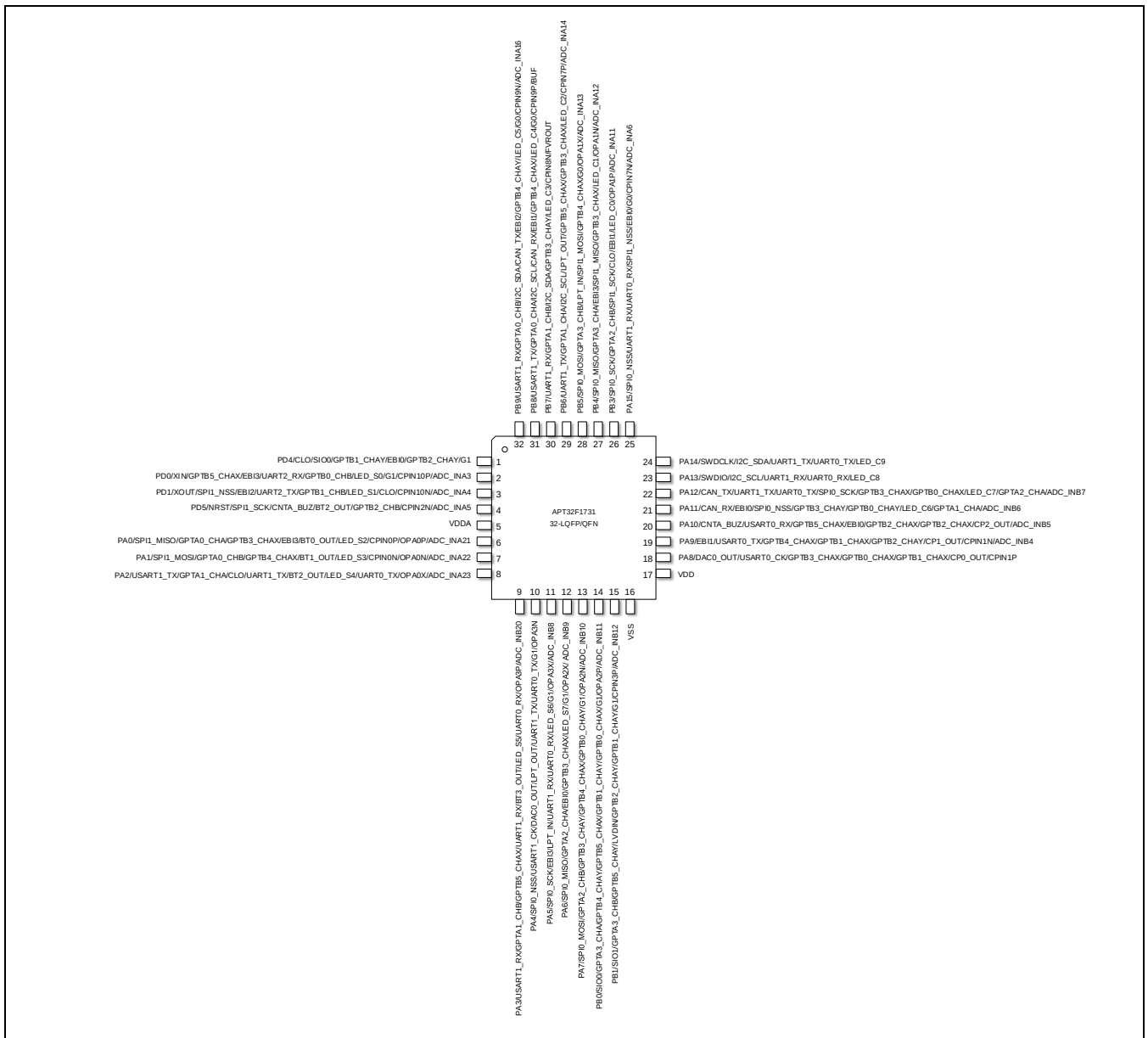


Figure 2-3 管脚定义图(32 LQFP/QFN)

2.3 管脚功能分配

Table 2-1 描述了管脚功能的详细分配。

- *UP*: 上拉使能; *DN*: 下拉使能
- *IO*: 双向; *I*: 输入; *O*: 输出; *P*: 电源; *G*: 地; *Z*: 高阻

Table 2-1 管脚功能分配，依照管脚号排序

64LQFP/QFN	48LQFP/QFN	32LQFP/QFN	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	EXI	Default	Reset Status
1	1	1	PD4	CLO	SIO0	GPTB1_CHAY		EBI0	GPTB2_CHAY		G1		-	-	IO	Z
2	2		PC13	RTC_ALM	GPTB5_CHAX	GPTB1_CHAX	UART1_RX		GPTB0_CHAX	UART0_RX	CP0_OUT	CPIN2P	ADC_INA0	Y	IO	Z
3	3		PC14	SXIN	GPTB5_CHAY	GPTB2_CHAY	UART1_TX		GPTB1_CHAX	UART0_TX	CP1_OUT		ADC_INA1	Y	IO	Z
4	4		PC15	SXOUT		EBI1			GPTB2_CHAX		CP2_OUT		ADC_INA2	Y	IO	Z
5	5	2	PD0	XIN	GPTB5_CHAX	EBI3	UART2_RX		GPTB0_CHB	LED_S0	G1	CPIN10P	ADC_INA3	Y	IO	Z
6	6	3	PD1	XOUT	SPI1_NSS	EBI2	UART2_TX		GPTB1_CHB	LED_S1	CLO	CPIN10N	ADC_INA4	Y	IO	Z
7	7	4	PD5	NRST	SPI1_SCK	CNTA_BUZ	BT2_OUT		GPTB2_CHB			CPIN2N	ADC_INA5	Y	IO	Z
8			PC0	LPT_IN	SIO0	UART2_RX			GPTB3_CHB			CPIN11P	ADC_INA17	Y	IO	Z
9			PC1	LPT_OUT	EBI0	UART2_TX			GPTB4_CHB			CPIN12P	ADC_INA18	Y	IO	Z
10			PC2	SPI1_NSS	EBI1				GPTB5_CHB			CPIN13P	ADC_INA19	Y	IO	Z
11			PC3	SPI1_SCK	EBI2							CPIN14P	ADC_INA20	Y	IO	Z
12	8		VSSA	-	-	-	-	-	-	-		-	-	-	GND	G
13	9	5	VDDA	-	-	-	-	-	-	-		-	-	-	PWR	P
14	10	6	PA0	SPI1_MISO	GPTA0_CHA	GPTB3_CHAX	EBI3		BT0_OUT	LED_S2	CPIN0P	OPA0P	ADC_INA21	Y	IO	Z
15	11	7	PA1	SPI1_MOSI	GPTA0_CHB	GPTB4_CHAX			BT1_OUT	LED_S3	CPIN0N	OPA0N	ADC_INA22	Y	IO	Z
16	12	8	PA2	USART1_TX	GPTA1_CHA	CLO	UART1_TX		BT2_OUT	LED_S4	UART0_TX	OPA0X	ADC_INA23	Y	IO	Z
17	13	9	PA3	USART1_RX	GPTA1_CHB	GPTB5_CHAX	UART1_RX		BT3_OUT	LED_S5	UART0_RX	OPA3P	ADC_INB20	Y	IO	Z
18			VSS	-	-	-		-	-	-		-	-	-	GND	G
19			VDD	-	-	-		-	-	-		-	-	-	PWR	P
20	14	10	PA4	SPI0_NSS	USART1_CK	DAC0_OUT	LPT_OUT	UART1_TX	UART0_TX		G1	OPA3N		Y	IO	Z
21	15	11	PA5	SPI0_SCK	EBI3		LPT_IN	UART1_RX	UART0_RX	LED_S6	G1	OPA3X	ADC_INB8	Y	IO	Z
22	16	12	PA6	SPI0_MISO	GPTA2_CHA	EBI0		GPTB3_CHAX		LED_S7	G1	OPA2X	ADC_INB9	Y	IO	Z
23	17	13	PA7	SPI0_MOSI	GPTA2_CHB	GPTB3_CHAY		GPTB4_CHAX	GPTB0_CHAY		G1	OPA2N	ADC_INB10	Y	IO	Z
24			PC4	I2C_SCL	UART0_RX	CAN_RX				LED_S6		CPIN15P	ADC_INB21	Y	IO	Z
25			PC5	I2C_SDA	UART0_TX	CAN_TX				LED_S7			ADC_INB22	Y	IO	Z
26	18	14	PB0	SIO0	GPTA3_CHA	GPTB4_CHAY		GPTB5_CHAX	GPTB1_CHAY	GPTB0_CHAX	G1	OPA2P	ADC_INB11	Y	IO	Z
27	19	15	PB1	SIO1	GPTA3_CHB	GPTB5_CHAY		LVDIN	GPTB2_CHAY	GPTB1_CHAY	G1	CPIN3P	ADC_INB12	Y	IO	Z
28	20		PB2	RTC_ALM	USART0_CK	EBI2					CP0_OUT	CPIN3N	ADC_INB13	Y	IO	Z
29	21		PB10	GPTA1_CHA	USART0_TX	GPTA0_CHA	I2C_SCL	UART0_RX		G0	CP1_OUT	CPIN4P	ADC_INB14	Y	IO	Z
30	22		PB11	GPTA1_CHB	USART0_RX	GPTA0_CHB	I2C_SDA	UART0_TX		G0	CP2_OUT	CPIN4N	ADC_INB19	Y	IO	Z
31	23	16	VSS	-	-	-	-	-	-	-	-	-	-	-	GND	G
		16	VSSA													
		17	VDDA													
32	24	17	VDD	-	-	-	-	-	-	-	-	-	-	-	PWR	P
33	25		PB12	SPI0_NSS	BT3_OUT	EBI1	USART0_CK			G0		CPIN5P	ADC_INB0	Y	IO	Z
34	26		PB13	SPI0_SCK	BT2_OUT	GPTB3_CHAY	GPTB0_CHAY		GPTB0_CHAY			CPIN5N	ADC_INB1	Y	IO	Z

35	27		PB14	SPI0_MISO	BT1_OUT	GPTB4_CHAY	GPTB1_CHAY		GPTB0_CHAX			CPIN6P	ADC_INB2	Y	IO	Z
36	28		PB15	SPI0_MOSI	BT0_OUT	GPTB5_CHAY	GPTB2_CHAY		GPTB1_CHAY			CPIN6N	ADC_INB3	Y	IO	Z
37			PC6	GPTA2_CHA	UART2_TX	EBI2							ADC_INB15	Y	IO	Z
38			PC7	GPTA2_CHB	UART2_RX	EBI3							ADC_INB16	Y	IO	Z
39			PC8	GPTA3_CHA	I2C_SCL	UART1_TX							ADC_INB17	Y	IO	Z
40			PC9	GPTA3_CHB	I2C_SDA	UART1_RX							ADC_INB18	Y	IO	Z
41	29	18	PA8	DAC0_OUT	USART0_CK	GPTB3_CHAX		GPTB0_CHAX	GPTB1_CHAX		CP0_OUT	CPIN1P		Y	IO	Z
42	30	19	PA9	EBI1	USART0_TX	GPTB4_CHAX		GPTB1_CHAX	GPTB2_CHAY		CP1_OUT	CPIN1N	ADC_INB4	Y	IO	Z
43	31	20	PA10	CNTA_BUZ	USART0_RX	GPTB5_CHAX	EBI0	GPTB2_CHAX	GPTB2_CHAX		CP2_OUT		ADC_INB5	Y	IO	Z
44	32	21	PA11(HS)	CAN_RX	EBI0		SPI0_NSS	GPTB3_CHAX	GPTB0_CHAX	LED_C6	GPTA1_CHA		ADC_INB6	Y	IO	Z
45	33	22	PA12(HS)	CAN_TX	UART1_TX	UART0_TX	SPI0_SCK	GPTB3_CHAX	GPTB0_CHAX	LED_C7	GPTA2_CHA		ADC_INB7	Y	IO	Z
46	34	23	PA13(HS)	SWDIO	I2C_SCL	UART1_RX	UART0_RX			LED_C8				Y	SWDI	I
			PD6	EBI3		UART1_TX	UART0_TX									
47	35		VSS	-	-	-	-	-	-	-	-	-	-	-	GND	G
48	36		VDD	-	-	-	-	-	-	-	-	-	-	-	PWR	P
49	37	24	PA14(HS)	SWDCLK	I2C_SDA	UART1_TX	UART0_TX			LED_C9				Y	SWCL	I
50	38	25	PA15	SPI0_NSS	UART1_RX	UART0_RX	SPI1_NSS	EBI0		G0		CPIN7N	ADC_INA6	Y	IO	Z
51			PC10(HS)	USART0_TX	USART1_TX	UART2_TX	SPI1_SCK	I2C_SDA	BT0_OUT	LED_C6			ADC_INA7	Y	IO	Z
52			PC11(HS)	USART0_RX	USART1_RX	UART2_RX	SPI1_MISO	I2C_SCL	BT1_OUT	LED_C7			ADC_INA8	Y	IO	Z
53			PC12(HS)	USART0_CK	USART1_CK	EBI2	SPI1_MOSI		BT2_OUT	LED_C8			ADC_INA9	Y	IO	Z
54			PD2(HS)	SPI0_NSS	GPTA2_CHA	EBI1	SPI1_NSS		BT3_OUT	LED_C9			ADC_INA10			
55	39	26	PB3(HS)	SPI0_SCK	GPTA2_CHB		SPI1_SCK	CLO	EBI1	LED_C0		OPA1P	ADC_INA11	Y	IO	Z
56	40	27	PB4(HS)	SPI0_MISO	GPTA3_CHA	EBI3	SPI1_MISO	GPTB3_CHAX		LED_C1		OPA1N	ADC_INA12	Y	IO	Z
57	41	28	PB5	SPI0_MOSI	GPTA3_CHB	LPT_IN	SPI1_MOSI	GPTB4_CHAX		G0		OPA1X	ADC_INA13	Y	IO	Z
58	42	29	PB6(HS)	UART1_TX	GPTA1_CHA	I2C_SCL	LPT_OUT	GPTB5_CHAX	GPTB3_CHAX	LED_C2		CPIN7P	ADC_INA14	Y	IO	Z
59	43	30	PB7(HS)	UART1_RX	GPTA1_CHB	I2C_SDA			GPTB3_CHAY	LED_C3		CPIN8N	FVROUT	Y	IO	Z
60	44		PD3	USART1_CK	SIO0	EBI3	CNTA_BUZ	CLO	SIO1	G0		CPIN8P	ADC_INA15			
61	45	31	PB8(HS)	USART1_TX	GPTA0_CHA	I2C_SCL	CAN_RX	EBI1	GPTB4_CHAX	LED_C4	G0	CPIN9P	BUF	Y	IO	Z
62	46	32	PB9(HS)	USART1_RX	GPTA0_CHB	I2C_SDA	CAN_TX	EBI2	GPTB4_CHAY	LED_C5	G0	CPIN9N	ADC_INA16	Y	IO	Z
			PD7					GPTB0_CHAY	GPTB5_CHAX							
			PD8				GPTB1_CHAY	GPTB0_CHAX	GPTB5_CHAY							
63	47		VSS	-	-	-	-	-	-	-	-	-	-	-	GND	G
64	48		VDD	-	-	-	-	-	-	-	-	-	-	-	PWR	P

注意:

- 1) 外部复位功能和管脚复用，可以使用User Option功能选择配置
- 2) F_SCLK, F_SDAT, F_RSTB为外部闪存烧录工具接口信号
- 3) 每个IO管脚只要配置成数字IO功能，都可以使用EXI功能来触发中断
- 4) 标有(HS)符号的IO为大电流驱动口 (High Sink Current IO)，支持120mA的灌电流，配方法参考GPIO章节

2.4 功能管脚映射

每个外设的相关功能都可以通过GPIO的AF功能设置进行选择，一些复用功能有重映射的管脚，方便用户在各种不同应用下使用各种不同的功能。

在进行管脚配置的时候，有几个注意事项：

- 1) 对于输出功能，如果多个管脚都被配置成同一个功能，那么所有这些管脚都会输出相同的信号。
- 2) 对于输入功能，如果多个管脚都被配置成同一个功能，那么AF编号小的管脚有更高的优先权呢。例如，当PA13和PA15都被配置成UART0_RXD时，只有PA13(AF4)是UART0_RXD，而PA15(AF3)的UART0_RXD配置无效。
- 3) G1/G2为IO重定义功能，在原有AF0~AF8的基础上，还提供额外的自定义功能，具体配置方法参考SYSCON章节的IO重定义。

2.5 管脚功能说明

本段落描述了以下管脚的功能：

- 电源管脚
- 系统功能管脚
- 普通模块功能管脚
- 调试接口管脚
- 闪存烧录工具管脚

注意：

- 1) D: 数字; A: 模拟
- 2) I/O: 双向; I: 输入; O: 输出
- 3) P: 电源; G: 地
- 4) Z: 高阻

2.5.1 电源管脚

Table 2-2 电源管脚说明

模块	管脚名称	I/O	管脚说明	D/A
电源	VDD	-	芯片电源	-
	VSS	-	芯片地	-

2.5.2 系统功能管脚

Table 2-3 系统功能管脚说明

模块	管脚名称	I/O	管脚说明	D/A
系统	RSTB	I	硬件复位输入，当对应引脚选择RESETB时，内部没有上拉电阻，所以外部需要一个典型值为250K欧姆的上拉电阻。	D
	XIN	I	外部主晶振的输入	A
	XOUT	O	外部主晶振的输出	A
	CLO	O	内部系统时钟输出	D
	EXIx	I	外部中断输入通道	D

2.5.3 普通模块功能管脚

Table 2-4 普通模块功能管脚说明

模块	管脚名称	I/O	管脚说明	D/A
GPIO	PA0.x	I/O	通用IO A0	D

模块	管脚名称	I/O	管脚说明	D/A
	PAx	I/O	通用IO A	D
	PBx	I/O	通用IO B	D
	PCx	I/O	通用IO C	D
	PDx	I/O	通用IO D	D
GPTA	GPTAx_CHA	O	GPTA的通道A输出	D
	GPTAx_CHB	O	GPTA的通道B输出	D
GPTB	GPTBx_CHAX	O	GPTA的通道A的X输出	D
	GPTBx_CHAY	O	GPTA的通道A的Y输出	D
	GPTBx_CHB	O	GPTA的通道B输出	D
BT	BTx_OUT	O	BT输出	D
CNTA	CNTA_BUZ	O	计数器A的载波频率输出	D
LPT	LPT_OUT	O	LPT的波形输出	D
	LPT_IN	I	LPT的外部输入	D
RTC	RTC_ALM	O	RTC的定时脉冲输出	D
I2C	I2C_SCL	I	I2C串行时钟	D
	I2C_SDA	I/O	I2C串行数据	D
UART	UARTx_RX	I	UART串行数据接收	D
	UARTx_TX	O	UART串行数据发送	D
USART	USARTx_RX	I	USART串行数据接收	D
	USARTx_TX	O	USART串行数据发送	D
	USARTx_CK	O	USART CK输出	D
SPI	SPI_NSS	I/O	SPI片选信号	D
	SPI_SCK	I/O	SPI同步时钟信号	D
	SPI_MOSI	O	SPI数据输出端口	D

模块	管脚名称	I/O	管脚说明	D/A
	SPI_MISO	I	SPI数据输入端口	D
SIO	SIO	I/O	SIO数据输入输出端口	D
ADC	AINx	I	ADC模拟输入通道	A
	AVREF	I	ADC外部参考电压输入信号	A
LVD	LVDIN	I	LVD输入比较电压	A
LED	LED_S[7:0]	O	LED SEG输出驱动信号	A
	LED_C[9:0]	O	LED COM (共阴) 输出驱动信号	A
CMP	CPx_OUT	O	CMP比较结果输出	D
	CPINx	I	CMP模拟输入	A

2.5.4 调试接口管脚

Table 2-5 调试接口管脚说明

模块	管脚名称	I/O	管脚说明	D/A
SWD	SWCLK (PA14)	I	串行时钟，内部上拉	D
	SWDIO (PA13)	I/O	串行数据输入/输出，内部上拉	D

2.5.5 闪存烧录工具管脚

Table 2-6 闪存烧录工具管脚说明

模块	管脚名称	I/O	管脚说明	D/A
FLASH	F_SCL	I	串行时钟	D
	F_SDA	I/O	串行数据	D
	RSTB	I	复位	D
	VDD	P	电源 (建议在VDD和VSS之间接入0.1uF的去耦电容)	A
	VSS	G	地	A

3 电气特性

3.1 参数标识说明

- ①：量产测试保证
- ②：应用评估
- ③：设计保证

3.2 极限参数

器件在超过下述“极限参数”条件下工作可能会造成永久损坏。 器件只有在说明书所规定的条件范围内才能确保正常工作，在“极限参数”条件下工作会影响器件的可靠性。

Table 3-1 极限参数

参数	符号	条件	数值	单位
工作电压	V _{DD}	—	−0.3 to 6.5	V
输入电压	V _{IN}	—	−0.3 to V _{DD} + 0.3	V
输出电压	V _O	所有端口	−0.3 to V _{DD} + 0.3	V
IO驱动电流	I _{SINK1}	单个普通IO灌入	15	mA
		单个强驱动IO灌入	120	mA
	I _{SINK2}	全部IO灌入	200	mA
	I _{SOURCE}	单个IO拉出	15	mA
工作环境温度	T _A	—	−40 to 85	°C
储存温度	T _{STG}	—	−65 to 150	°C

3.3 推荐工作条件

器件需要在推荐的工作条件下才能正常工作。 本章所列电气特性参数需要在推荐条件下才能得到确保。器件在超出推荐条件以外的工作条件下工作可能会降低其可靠性，甚至造成器件损坏。

Table 3-2 推荐工作条件

参数	符号	条件	数值	单位
工作电压	V _{DD}	—	1.8 to 5.5	V
工作环境温度	T _A	—	−40 to 85	°C

3.4 I/O 端口直流特性

Table 3-3 I/O 端口直流特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
输入高电压	V _{IHO} ②	所有端口, 非TTL模式 V _{DD} = 1.8V to 5.5V	0.8 V _{DD}	—	V _{DD}	V
	V _{IH10} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 5.0V	2.2	—	V _{DD}	V
	V _{IH11} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 3.0V	1.5	—	V _{DD}	V
	V _{IH20} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 5.0V	1.5	—	V _{DD}	V
	V _{IH21} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 3.0V	1.1	—	V _{DD}	V
输入低电压	V _{ILO} ②	所有端口, 非TTL模式 V _{DD} = 1.8V to 5.5V	—	—	0.2 V _{DD}	V
	V _{IL10} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 5.0V	—	—	0.8	V
	V _{IL11} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 3.0V	—	—	0.5	V
	V _{IL20} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 5.0V	—	—	0.5	V
	V _{IL21} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 3.0V	—	—	0.4	V
输出高电压	V _{OH} ③	I _{OH} = -15mA, V _{DD} = 5V	V _{DD} - 1.0	—	—	V
输出低电压	V _{OL1} ③	I _{OL1} = 15mA, V _{DD} = 5V (所有端口)	—	—	1	V

	$V_{OL2}^{①}$	$I_{OL2} = 120mA$, $V_{DD} = 5V$ (PA0.2, PB0.2, PB0.3, PC0.0, PC0.1, PA1.3 ~ PA1.5强下拉驱动 模式)	—	—	1	V
高输入漏电流	$I_{LH}^{①}$	所有端口, $V_{IN} = V_{DD}$	—	—	1	uA
低输入漏电流	$I_{LIL}^{①}$	所有端口, $V_{IN} = 0$	—	—	-1	uA
上拉电阻	$R_{PU}^{①}$	$V_{DD} = 5V$, $V_{IN} = 0V$	25	50	75	kΩ
下拉电阻	$R_{PD}^{①}$	$V_{DD} = 5V$, $V_{IN} = 5V$	25	50	75	kΩ

3.4.1 (VDD – VOH)^② @ VDD = 5.0 V



Figure 3-1 (VDD-VOH)温度曲线

3.4.2 VOL^② @ VDD = 5.0 V (standard ports)

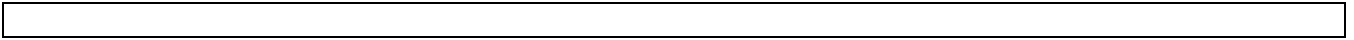


Figure 3-2 VOL(standard ports)温度曲线

3.4.3 VOL^② @ VDD = 5.0 V (highsink ports)



Figure 3-3 VOL(highsink ports)温度曲线

3.5 I/O 端口交流特性

Table 3-4 I/O 端口交流特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
输入最大频率	IOF _{IN} ②	所有端口		10		MHz
输出最大频率	IOF _{OUT} ②	所有端口		10		MHz

3.6 输入复位特性

Table 3-5 输入复位特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
最小低压脉宽	$T_{NRST}^{②}$	-	100	300	500	nS
nRESET 迟滞电压	$V_{hyst}^{②}$	上升/下降		1		V

NOTE: 输入复位信号的滤波器宽度为 100ns 至 500 ns。
如果输入复位信号宽度低于 100ns 将被认为无效信号（不复位）。
如果输入复位信号宽度高于 500ns 将被认为有效信号（复位）。

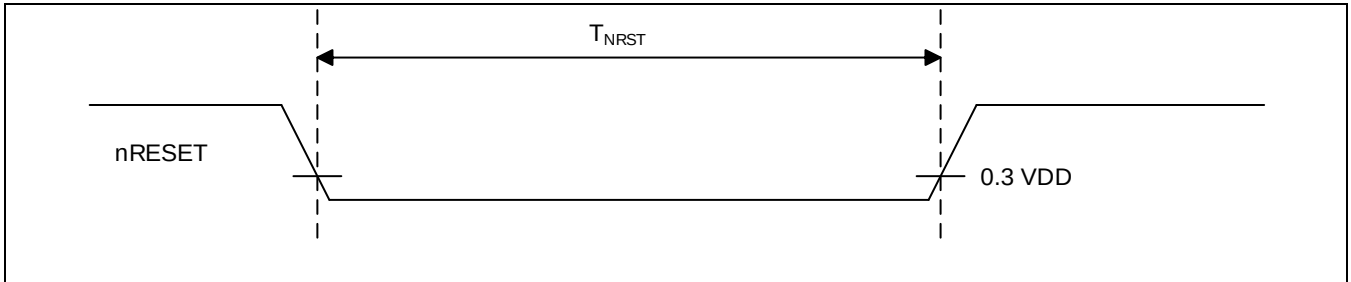


Figure 3-4 nRESET 输入时序

3.7 上电复位特性

Table 3-6 上电复位特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
上电电源变化速率	$SR_{VDD}^{③}$	-	0.1	-	-	V/mS

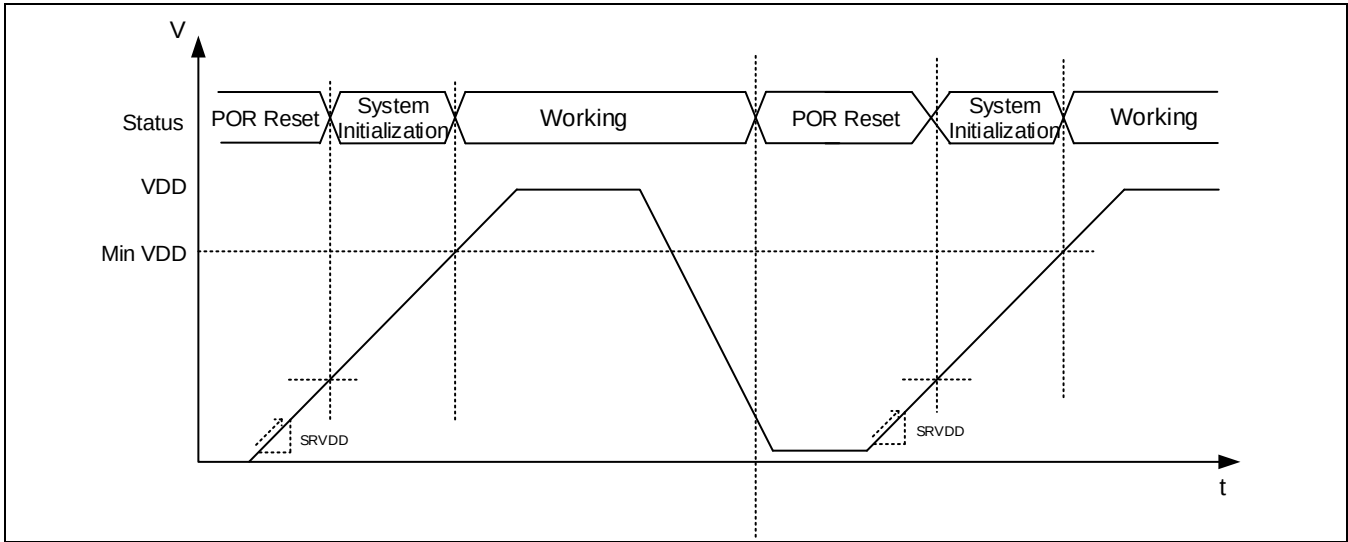


Figure 3-5 上电和掉电示意图

3.8 外部中断输入特性

Table 3-7 外部中断输入特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
中断输入高脉宽	$t_{INTH}^{②}$	$V_{DD} = 5.0\text{V}$	15	30	45	nS
中断输入低脉宽	$t_{INTL}^{②}$	$V_{DD} = 5.0\text{V}$	15	30	45	nS

NOTE: 输入中断信号的滤波器宽度为 15ns 至 45 ns。
如果输入中断信号宽度低于 15ns 将被认为无效信号。
如果输入中断信号宽度高于 45ns 将被认为有效信号。

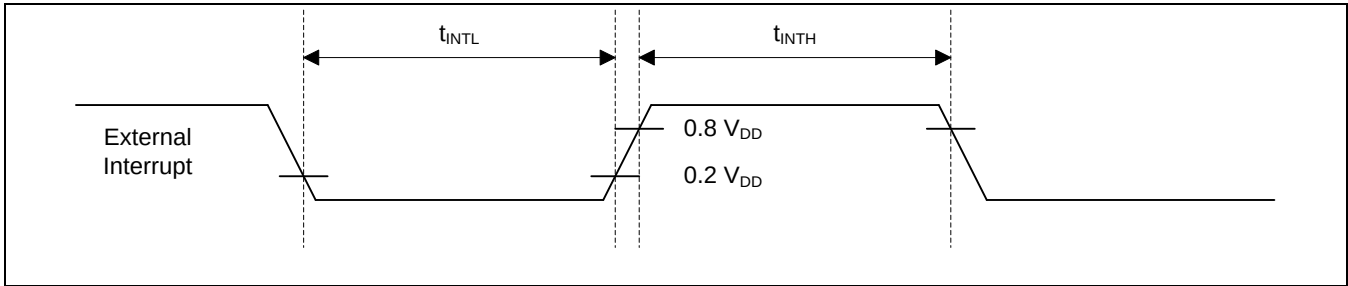


Figure 3-6 外部中断输入时序

3.9 振荡器特性

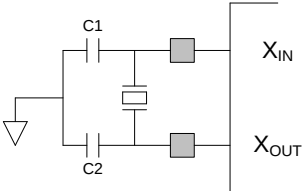
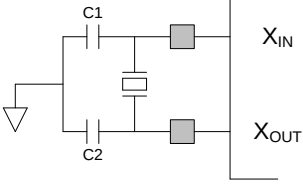
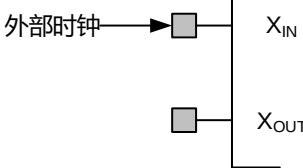
系统中包括四种振荡器：

- 外部主振荡器
- 内部主振荡器
- 内部高速振荡器
- 内部副振荡器

3.9.1 外部主振荡器

Table 3-8 外部主振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{EMOSC} ^③	-	0.4	-	24	Mhz
内部反馈电阻	R _{FD} ^③	XIN 端口	2	4	10	MΩ
稳定时间	T _{STA} ^③	-	-	20	-	ms
外接晶振（普通模式）	— ^③		0.4	-	24	MHz
外接晶振（低频模式）	— ^③			32.768		KHz
外部时钟	— ^③		0.4	-	24	MHz
PLL	— ^③		150		300	MHz

3.9.2 内部主振荡器特性

Table 3-9 内部主振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{IMOSC0} ^①	模式1	-	5.556	-	MHz
	F _{IMOSC1} ^①	模式2	-	4.194	-	MHz
	F _{IMOSC2} ^①	模式3	-	2.097	-	MHz
	F _{IMOSC3} ^①	模式4	-	131.072	-	KHz
占空比	T _{OD} ^②	-	40	50	60	%
校准后精度	T _{ACC0} ^①	T _A = 25°C	-	-	±1	%
	T _{ACC2} ^①	T _A = -40 to 85°C	-	-	TBD	%
稳定时间	T _{STA} ^③	电源电压达到最低工作值后	-	-	10	Clk

3.9.3 内部高速振荡器特性

Table 3-10 内部高速振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{HFOSC0} ^②	模式1	-	24	-	Mhz
	F _{HFOSC1} ^①	模式2	-	48	-	Mhz
占空比	T _{OD} ^②	-	40	50	60	%
校准后精度	T _{ACC0} ^①	T _A = 25°C	-	-	±1	%
	T _{ACC1} ^①	T _A = -40 to 85°C	-	-	TBD	%
稳定时间	T _{STA} ^③	电源电压达到最低工作值后	—	—	10	Clk

3.9.4 内部副振荡器特性

Table 3-11 内部副振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{ISOSC} ^①	-	-	27	-	KHz
占空比	T _{OD} ^②	-	40	50	60	%
精度	T _{ACC0} ^③	T _A = 25°C	-	-	±1	%
	T _{ACC0} ^③	T _A = -40 to 85°C	-	-	TBD	%
稳定时间	T _{STA} ^④	电源电压达到最低工作值后	—	—	10	Clk

3.9.5 PLL振荡器特性

Table 3-12 PLL振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{PLLOSC} ^①	-	150		300	MHz
振荡器输入频率	F _{PLLIN}		4		8	MHz
占空比	T _{OD} ^②	-	40	50	60	%
精度	T _{ACC0} ^③	T _A = 25°C	-	-	±1	%
	T _{ACC0} ^③	T _A = -40 to 85°C	-	-	TBD	%
稳定时间	T _{STA} ^③	电源电压达到最低工作值后	—	—	10	Clk

3.10 工作电流

Table 3-13 工作电流

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	模式	条件	V _{DD}	最小值	典型值	最大值	单位		
工作电流	I _{DD10} ^②	Run 正常工作	T _A = 25°C SYSCLK = 48MHz	5V	—	4.518	—	mA		
				3.3V	—	4.489	—			
	I _{DD11} ^②		T _A = 25°C SYSCLK = 5.556MHz	5V	—	1.389	—			
				3.3V	—	1.364	—			
	I _{DD12} ^②		T _A = 25°C SYSCLK = 131KHz	5V	—	0.389	—			
				3.3V	—	0.364	—			
	I _{DD13} ^②		T _A = 25°C SYSCLK = 131KHz Enable Low Power Mode (SYSCON_OPT1:EFL_LP MD=1)	5V	—	0.355	—			
				3.3V	—	0.329	—			
	I _{DD20} ^②	Sleep CPU时钟 关闭	T _A = 25°C SYSCLK = 48MHz	5V	—	1.076	—	mA		
				3.3V		1.069				
	I _{DD21} ^②		T _A = 25°C SYSCLK = 5.556MHz	5V	—	0.221	—			
				3.3V		0.215				
	I _{DD22} ^②		T _A = 25°C SYSCLK = 131KHz	5V	—	0.118	—			
				3.3V		0.111				
	I _{DD30} ^①		Deep sleep 所有时钟及 模拟模块关 闭	T _A = -40°C	5V	—	2.014		—	uA
					3.3V		1.736			
I _{DD31} ^①	T _A = 25°C	5V		—	6.319	—				
		3.3V			5.911					
I _{DD32} ^①	T _A = 85°C	5V		—	81.478	—				
		3.3V			77.726					

NOTE: 工作电流不包括 I/O 端口的上拉、下拉电流。

3.11 低压复位监测特性

Table 3-14 低压复位检测特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
低压复位电压 (V_{DD} 下降沿)	$V_{thrf0}^{①(1)}$	Normal Run/SLEEP MODE Or DEEPSLEEP Mode with BGR enabled	1.8	1.9	2.0	5V
	$V_{thrf1}^{①}$		2.1	2.2	2.3	
	$V_{thrf2}^{①}$		2.4	2.5	2.6	
	$V_{thrf3}^{①}$		2.7	2.8	2.9	
	$V_{thrf4}^{①}$		2.95	3.1	3.25	
	$V_{thrf5}^{①}$		3.25	3.4	3.55	
	$V_{thrf6}^{①}$		3.55	3.7	3.85	
	$V_{thrf7}^{①}$		3.85	4.0	4.15	
低压监测电压 (V_{DD} 下降沿)	$V_{thdf0}^{①(1)}$	Normal Run/SLEEP MODE Or DEEPSLEEP Mode with BGR enabled	2.0	2.1	2.2	
	$V_{thdf1}^{①}$		2.3	2.4	2.5	
	$V_{thdf2}^{①}$		2.6	2.7	2.8	
	$V_{thdf3}^{①}$		2.85	3.0	3.15	
	$V_{thdf4}^{①}$		3.15	3.3	3.45	
	$V_{thdf5}^{①}$		3.45	3.6	3.75	
	$V_{thdf6}^{①}$		3.75	3.9	4.05	
	$V_{thdf7}^{①}$		0.9	1.0 (LVDIN)	1.1	
迟滞电压	$\Delta V_{LVD}^{①}$	—	—	200	—	mV
迟滞电压	$\Delta V_{LVR}^{①}$	—	—	200	—	mV
工作电流	$I_{CC}^{②}$	—	—	9	—	uA
关断电流	$I_{PD}^{②}$	—	—	0.1	—	uA

当芯片工作于DEEPSLEEP模式时， V_{thrf} 和 V_{thdf} 会偏移到Normal Run或SLEEP 模式下 的90%左右。

①:当芯片工作于DEEPSLEEP模式时，该档位将不可用

3.12 12位模/数转换器特性

Table 3-15 12位模/数转换器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
精度	—	—	—	12	—	Bit
工作电压	V _{ADC} ^{②(1)}	—	1.8	5	5.5	V
基准参考电压	V _{REF} ^②	V _{REF} < V _{ADC}	2	5	5.5	V
输入电压范围	V _{AIN} ^②	—	0	—	V _{REF}	V
转换速率	F _S ^②	—	—	—	1	MHz
微分非线性	DNL ^③	F _S = 0.5MHz V _{ADC} = 5V	—	-	±2.0	LSB
积分非线性	INL ^③		—	-	±4.0	
偏移误差	TOPOFF ^①		—	-	±10.0	
	BOTOFF ^①		—	-	±10.0	
工作电流	I _{OP} ^②	—	—	1	—	mA
关断电流	I _{PD} ^③	—	—	1	—	μA
ADC时钟频率	F _{ADC} ^②	—			24	MHz
ADC转换周期	T _{conv} ^②	T _{sample} = 8		24		T _{ADC}
外部输入阻抗	R _{AIN} ^{②(2)}	F _{ADC} = 1MHz V _{ADC} = 5V T _{sample} = 8			50	K

NOTE:

(1) 低压工作时，ADC 速度受到限制。1.8V 工作时，ADC 时钟频率应小于 500KHz。

(2) ADC 的输入阻抗和 ADC 的工作时钟频率以及采样周期数有关。C_{ADC} 为内部采样保持电容，该电容的充电时间需要满足 TC=10 x (R_{ADC}+R_{AIN}) x C_{ADC}。其中 R_{ADC} 为采样开关电阻，最大值 1K；C_{ADC} 为内部采样保持电容，最大值 5pF。

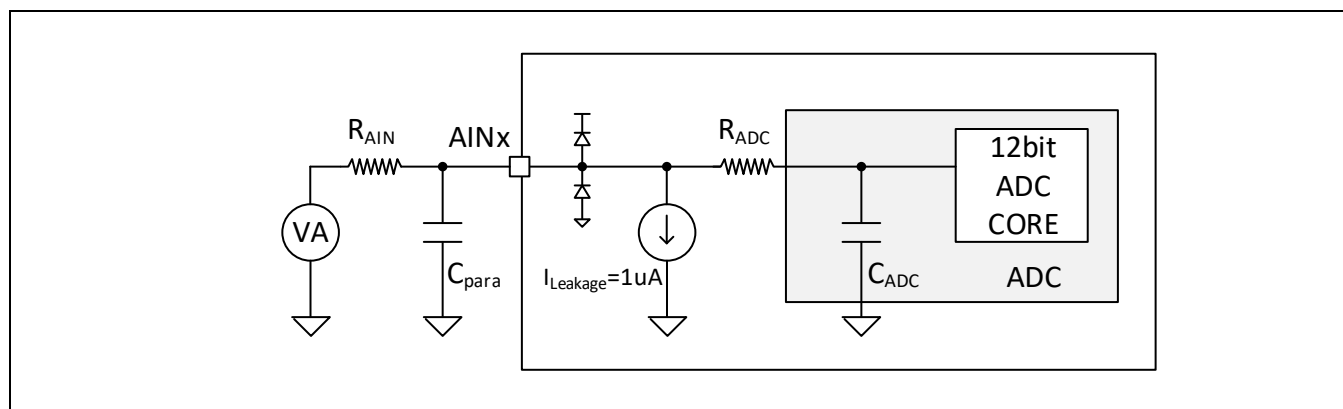


Figure 3-7 ADC采样连接图

3.13 运算放大器特性

Table 3-16 运算放大器特性

($T_A = -40$ to 85°C , $V_{DD} = 3\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
工作电压	$V_{AMP}^{②}$	—	3.0	5	5.5	V
输入失调电压	$V_{OFF}^{①}$	—	—	1	3	mV
输入共模电压	$V_{ICM}^{②}$	—	0	—	$V_{DD} - 1.5$	V
转换速率	$SR^{②}$	—	5	10	—	V/ μs
输出电压范围	$V_{OUT}^{②}$	—	0.2	—	$V_{DD} - 0.2$	V
输出电流	$I_{OUT}^{②}$	$V_{DD} = 5\text{V}$ $1\text{V} < V_{OUT} < 4\text{V}$	10	—	—	mA
增益带宽积	$GBW^{③}$	—	2	5		MHz
开环增益	$GA_{OPEN}^{③}$	—		80		dB

3.14 比较器特性

Table 3-17 比较器特性

($T_A = -40$ to 85°C , $V_{DD} = 2.4\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
输入失调电压	$V_{OFF}^{②}$	—	—	1	3	mV
输入共模电压	$V_{ICM}^{②}$	—	0	—	$V_{DD} - 1.5$	V
响应时间	$T_{RESP0}^{③}$	差分输入10mV		140		nS
	$T_{RESP1}^{③}$	差分输入100mV		70		
迟滞电压	$V_{HYST0}^{②}$	模式0	−3	0	3	mV
	$V_{HYST1}^{②}$	模式1	3	5	8	
	$V_{HYST2}^{②}$	模式2	6	10	13	
	$V_{HYST3}^{②}$	模式3	12	15	18	
	$V_{HYST4}^{②}$	模式4	17	20	23	
	$V_{HYST5}^{②}$	模式5	21	25	28	
	$V_{HYST6}^{②}$	模式6	37	40	45	
	$V_{HYST7}^{②}$	模式7	55	60	65	

NOTE: 1) 该响应时间为比较器本体响应时间，如开启后续数字滤波器，需要增加数字滤波器延迟，参考使用手册十八章节.比较器。

3.15 内部固定参考电压特性

Table 3-18 内部固定参考电压源特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
低参考电压	$FVR_L^{①}$	$V_{DD} > 2.5\text{V}$	-	2.048	-	V
高参考电压	$FVR_H^{①}$	$V_{DD} > 4.5\text{V}$	-	4.096	-	V
低参考电压精度	$V_{acc0}^{①}$	$V_{DD} > 2.5\text{V}$ $T_A = 25^\circ\text{C}$	2.02752	2.048	2.06848	V
	$V_{acc1}^{①}$	$V_{DD} > 2.5\text{V}$ $T_A = -40$ to 85°C	2.00704	2.048	2.08896	V
高参考电压精度	$V_{acch0}^{①}$	$V_{DD} > 4.5\text{V}$ $T_A = 25^\circ\text{C}$	4.05504	4.096	4.13696	V
	$V_{acch1}^{①}$	$V_{DD} > 4.5\text{V}$ $T_A = -40$ to 85°C	4.01408	4.096	4.17792	V

3.16 内部INTVREF参考电压特性

Table 3-19 内部INTVREF参考电压源特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
INTVREF参考电压	$V_{INTVREF}^{②}$	-	0.98	1	1.02	V
INTVREF精度	$V_{acc0}^{②}$	$T_A = 25^\circ\text{C}$	0.99	1	1.01	V
	$V_{acc1}^{②}$	$T_A = -40$ to 85°C	0.98	1	1.02	V

3.17 存储器特性

Table 3-20 RAM和寄存器的特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
数据保持电压	$V_{DDDR}^{(1)}$	深睡眠模式	0.8	—	V_{DD}	V

NOTE: 1) 保证 RAM 中的数据不丢失的最低电压值（深睡眠模式下），或者是保持寄存器的状态的最低电压值（深睡眠模式下）。由设计保证，不在量产中测试。

Table 3-21 FLASH内存的特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
编程单元	FWSIZE	—	—	4	—	Byte
页面大小	FPSIZE	—	—	256	—	Byte
	FDSIZE	—	—	64	—	Byte
编程时间（1Word）	$F_{tprog}^{(2)}$	—	20	—	—	us
页擦除时间	$F_{tpera}^{(2)}$	—	2	—	—	ms
全芯片擦除时间	$F_{tmera}^{(2)}$	—	10	—	—	ms
DFLASH擦写次数	$F_{dfnwe}^{(2)}$	单一page	100,000	—	—	Times
PFLASH擦写次数	$F_{pfnwe}^{(2)}$	单一page	100,000	—	—	Times
PFLASH总高压次数 ⁽¹⁾	$F_{pftnwe}^{(2)}$		—	—	2,000,000	Times
数据保持时间	$F_{tdr}^{(3)}$	—	10	—	—	Years
功耗（编程或擦除时）	$F_{idd}^{(3)}$	—	—	—	5	mA

NOTE:

(1) 一个page擦写一次算一次

3.18 静电防护（ESD）特性

Table 3-22 静电防护特性

参数	符号	模型	最小值	典型值	最大值	单位
静电防护耐压	V _{ESD}	HBM ^①	4000	—	—	V
		MM ^①	200	—	—	V
		CDM ^①	500	—	—	V

4

封装尺寸

4.1 APT32F1731支持封装类型

LQFP64

LQFP48

LQFP32

QFN64

QFN48

QFN32

4.2 LQFP64

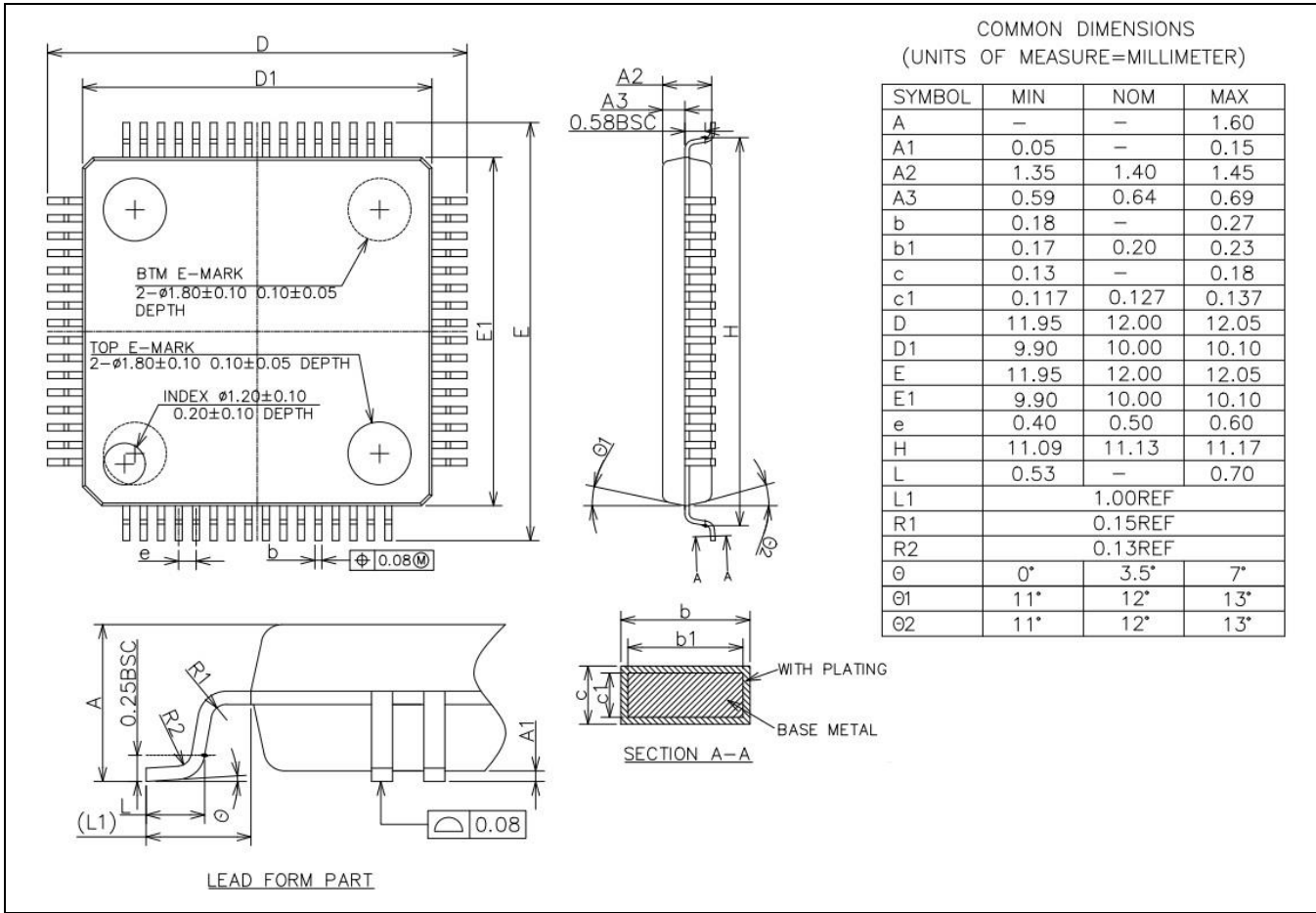


Figure 4-1 64-LQFP (10x10 - P0.5mm) 封装尺寸

4.3 QFP64

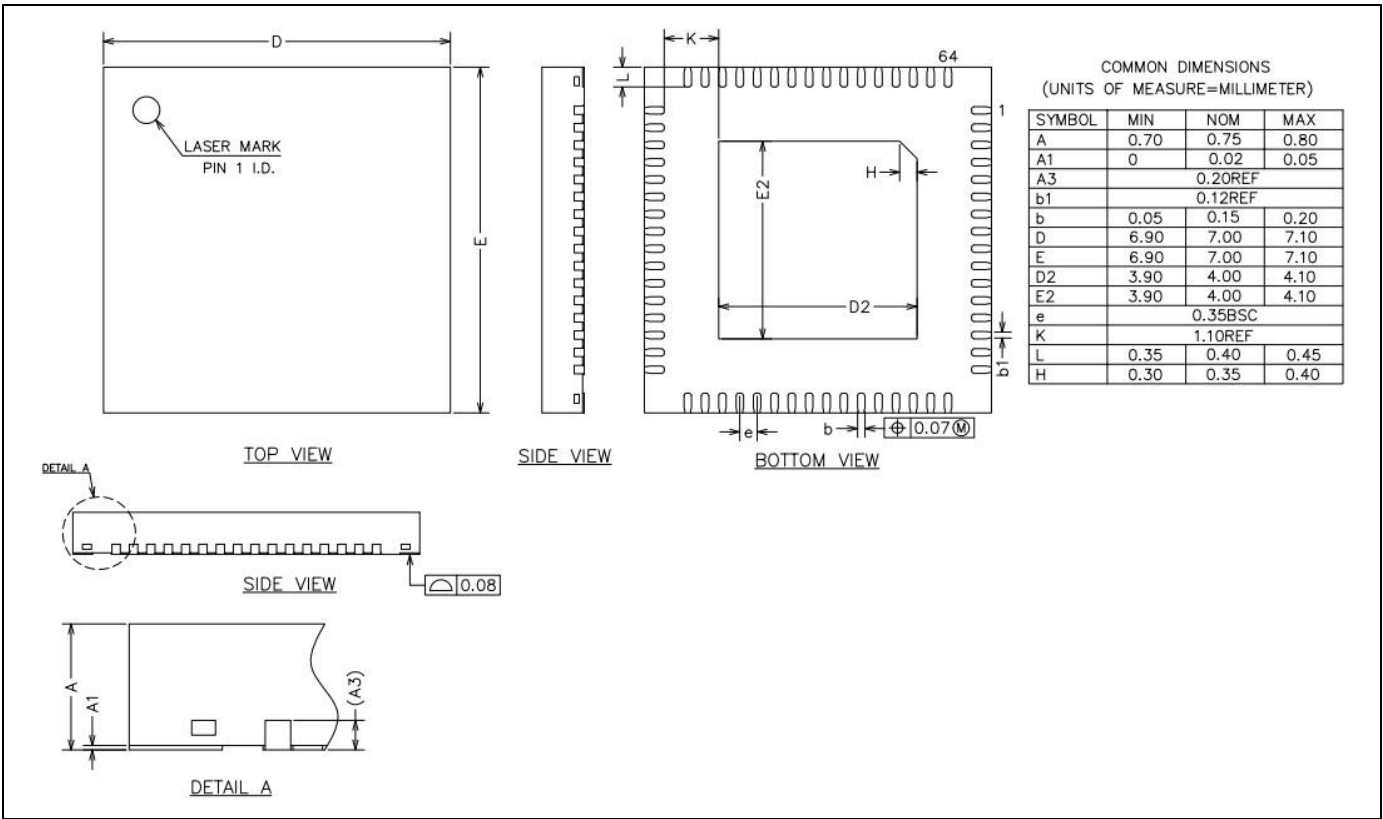


Figure 4-2 64-QFN (7x7 - P0.35mm) 封装尺寸

4.4 LQFP48

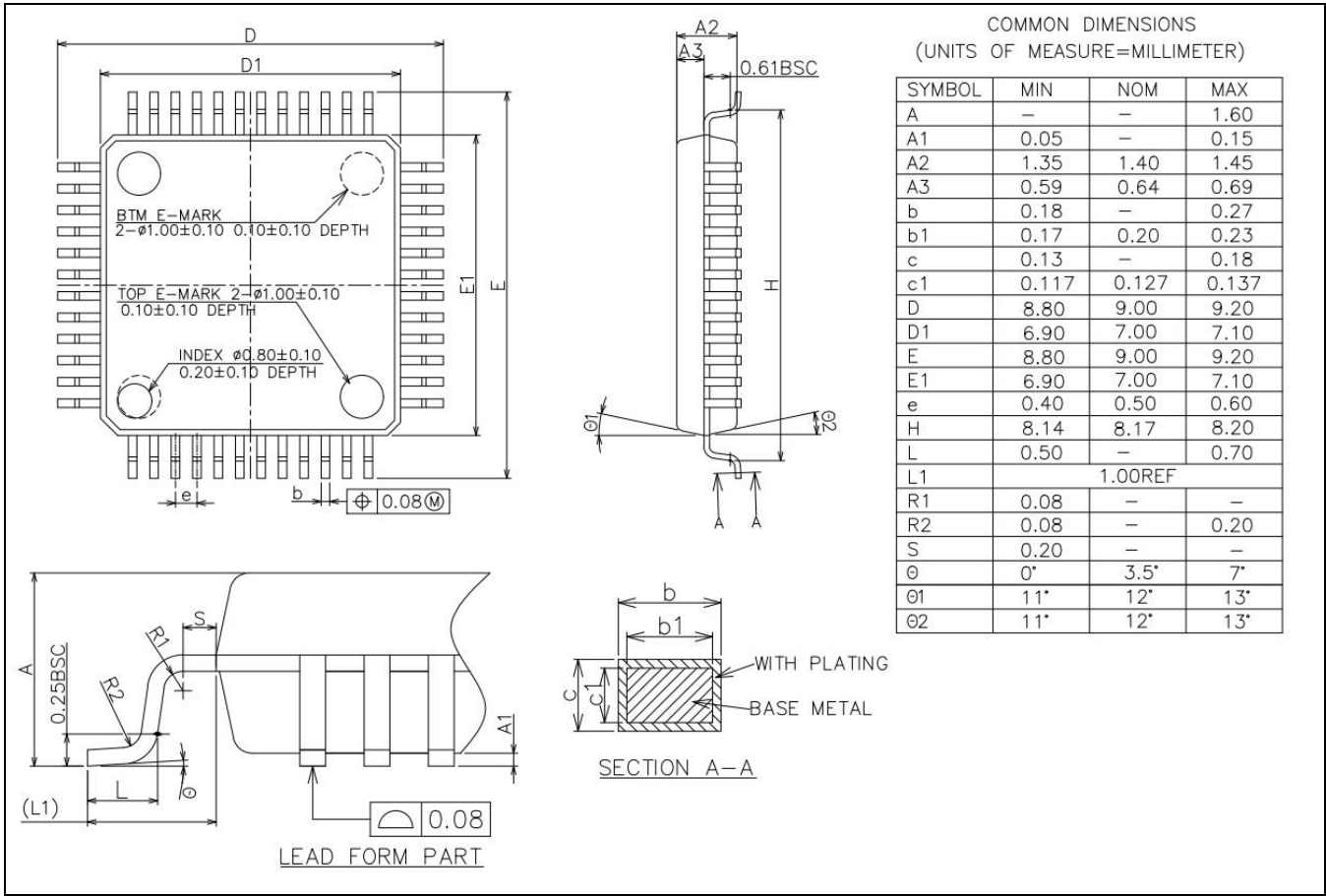


Figure 4-3 48-LQFP (7x7-P0.5mm) 封装尺寸

4.5 QFP48

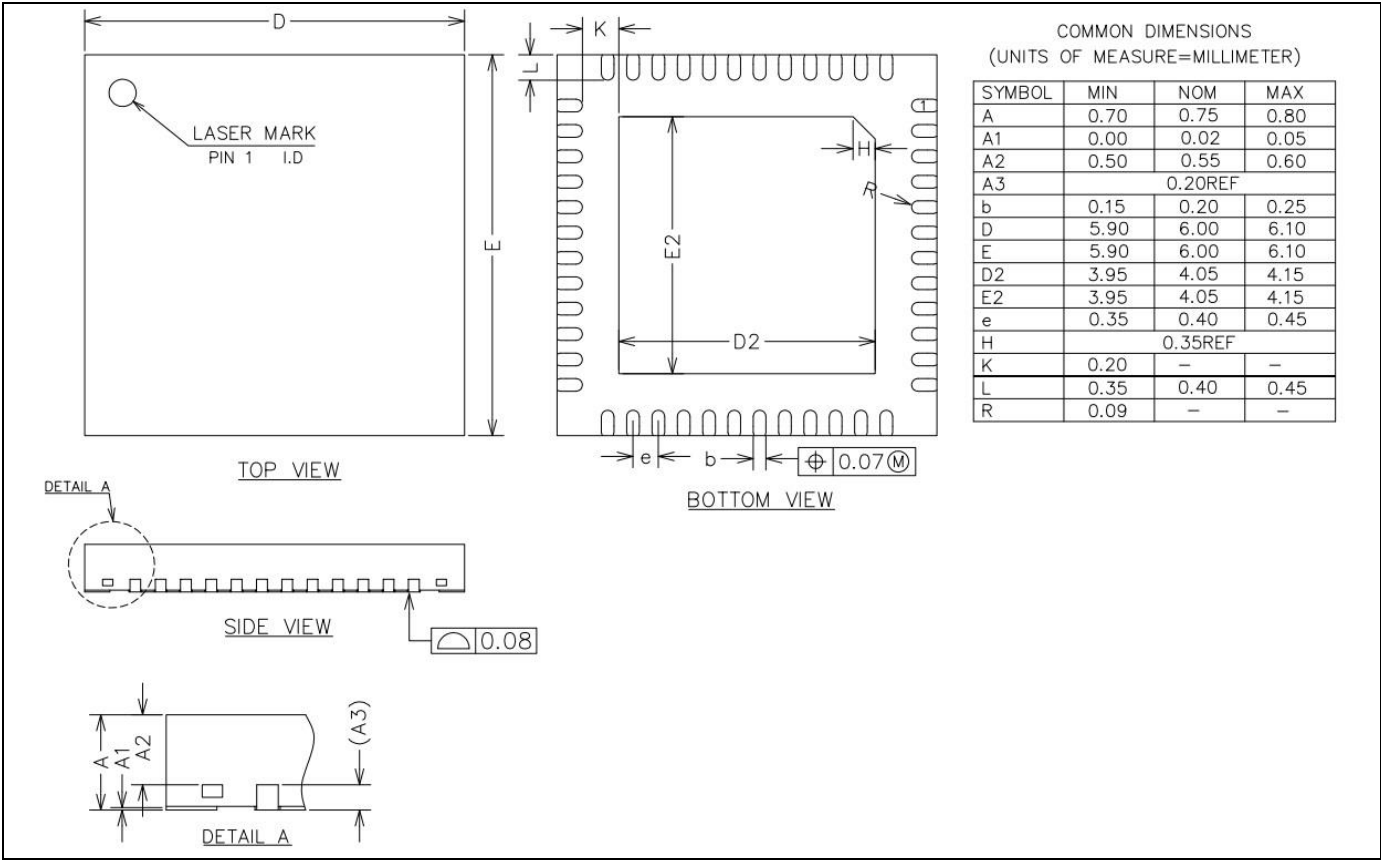


Figure 4-4 48-QFN (6x6-P0.4mm) 封装尺寸

4.6 LQFP32

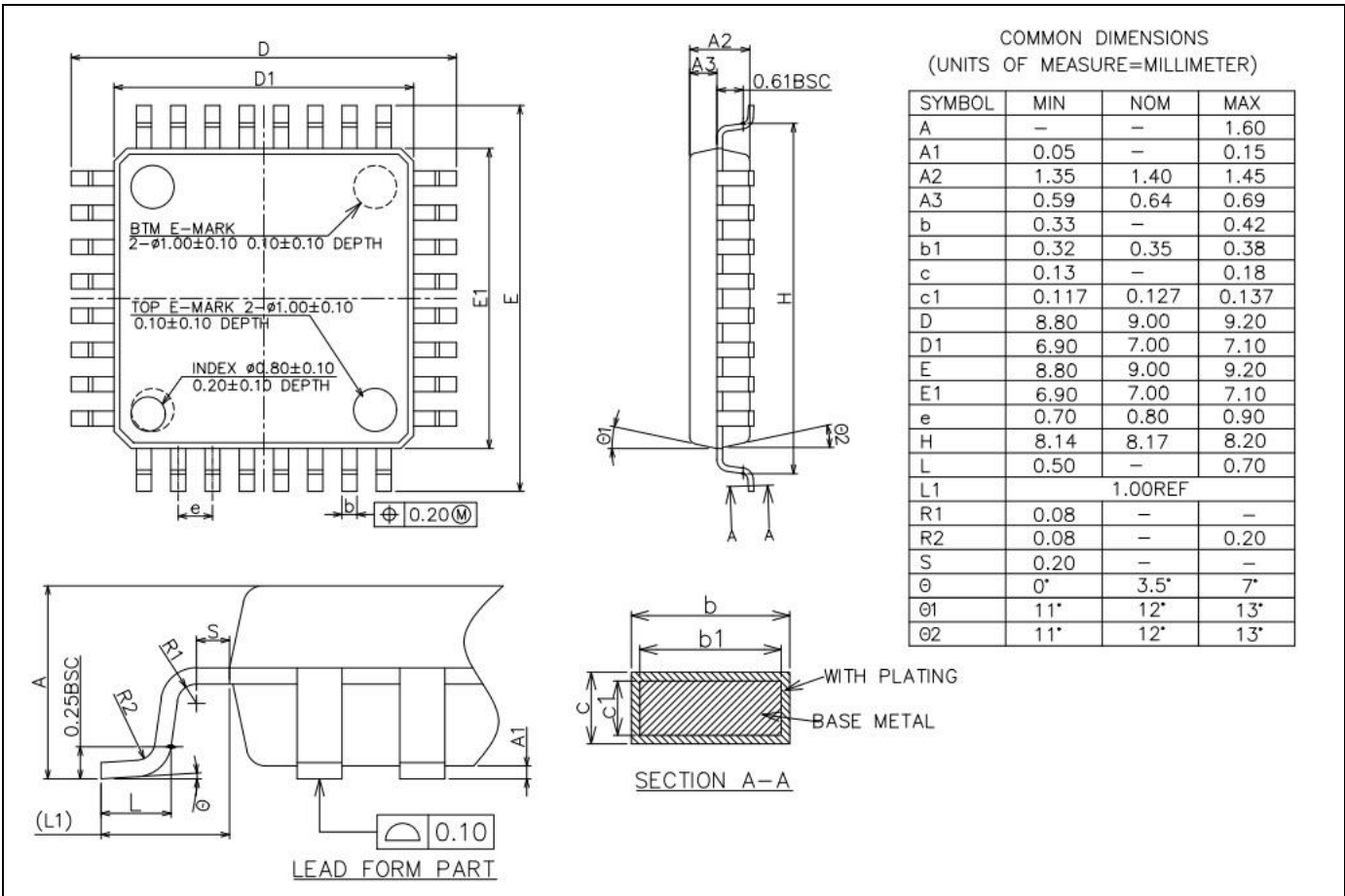


Figure 4-5 32-LQFP (7x7-P0.8mm)封装尺寸

4.7 QFP32

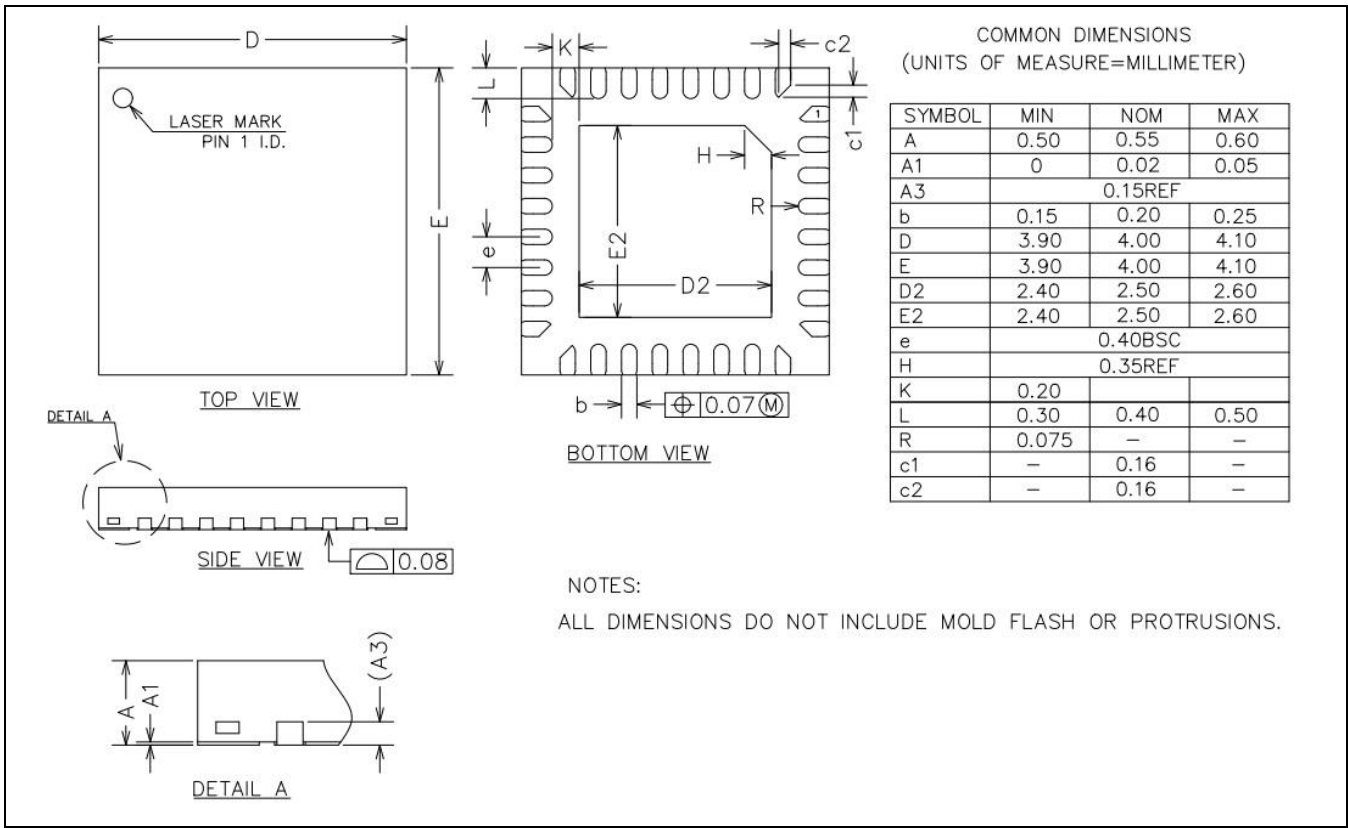


Figure 4-6 32-QFN (4x4-P0.4mm) 封装尺寸

5 订购信息

5.1 产品命名规范

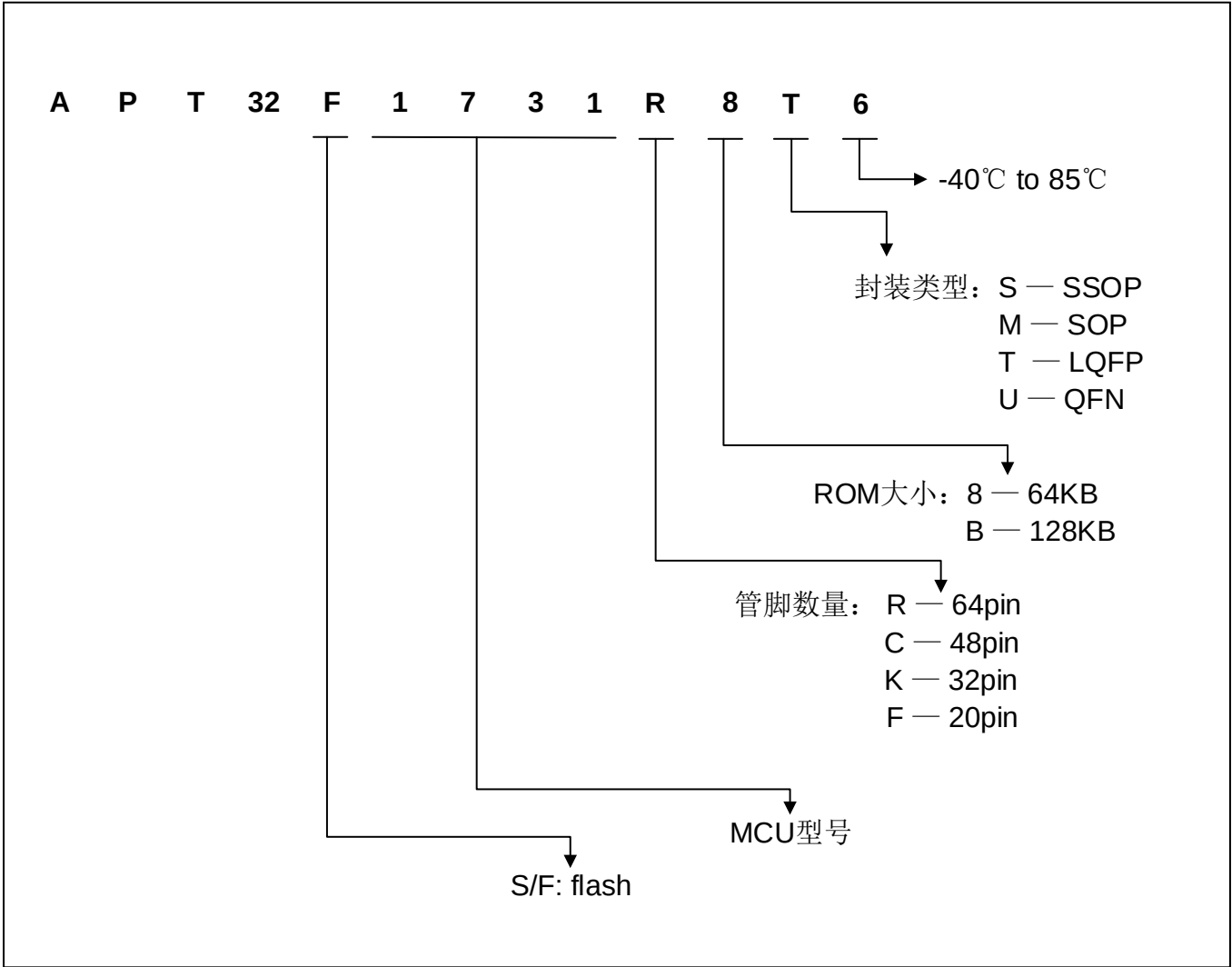


Figure 5-1 产品命名规范

5.2 系列产品订购手册

Table 5-1 APT32F1731产品订购型号说明

型号	FLASH 大小	SRAM 大小	封装
APT32F1731RBT6	128 KB	32KB	LQFP64
APT32F1731CBT6	128 KB	32KB	LQFP48
APT32F1731KBT6	128 KB	32KB	LQFP32
APT32F1731RBU6	128 KB	32KB	QFN64
APT32F1731CBU6	128 KB	32KB	QFN48
APT32F1731KBU6	128 KB	32KB	QFN32