

概述

感芯科技第一款32位RISC处理器MC3172，业内首个64线程同步并行运行，线程资源可按需配置，共享代码段空间与数据段空间，硬件级实时响应，无需中断服务程序，无需实时操作系统。

基于RISC-V RV32IMC指令集，100%单周期指令，最高200MHz主频，3.37coremark/MHz。

数据段与代码段共享128K字节SRAM，可按需配置为96K代码空间加32K数据空间，或64K代码空间加64K数据空间，或32K代码空间加96K数据空间，灵活应对各种应用场景。

拥有丰富片内外设：12个可配置通信接口，可按需配置为UART或SPI或USB或CAN总线形式，满足多通信端口需求；6个双缓冲24位计数器，可提供高精度PWM与输入捕捉；64个GPIO，可提供丰富的自定义控制接口。

产品特性

● 内核 Core:

- 基于RV32IMC指令集，单周期乘法
- 64路线程同步并行运行，无需线程切换
- 线程资源可按需配置且无需操作系统
- 3.37coremark/MHz
- 100%单周期指令，时序确定
- 最高200MHz系统主频

● 存储器:

- 128KB SRAM可按需分配为：
 - 96K代码空间+32K数据空间
 - 64K代码空间+64K数据空间
 - 32K代码空间+96K数据空间

● 电源管理和低功耗:

- 核心供电电压范围：1.8V~1.98V，
- GPIO供电电压：1.8V~3.3V

● 系统时钟、复位

- 内嵌200MHz RC振荡器
- 内嵌8MHz RC振荡器
- 外部支持4MHz~40MHz高速振荡器
- 外部支持最高133MHz输入时钟
- 上电复位(POR)

● 6个计数器

- 6个24位通用计数器，每个计数器提供多达4个用于输入捕获/输出PWM/脉冲计数的通道
- 1个看门狗定时器（独立型）
- 系统时间定时器：32位自增型计数器

● 12个可配置通信接口，支持以下模式:

- UART
- SPI接口（支持Master和Slave模式）
- USB2.0主机/设备接口（全速和低速）
- CAN2.0B

● 快速GPIO端口

- 多达64个I/O口

● 调试模式：串行2线调试接口

● 封装形式

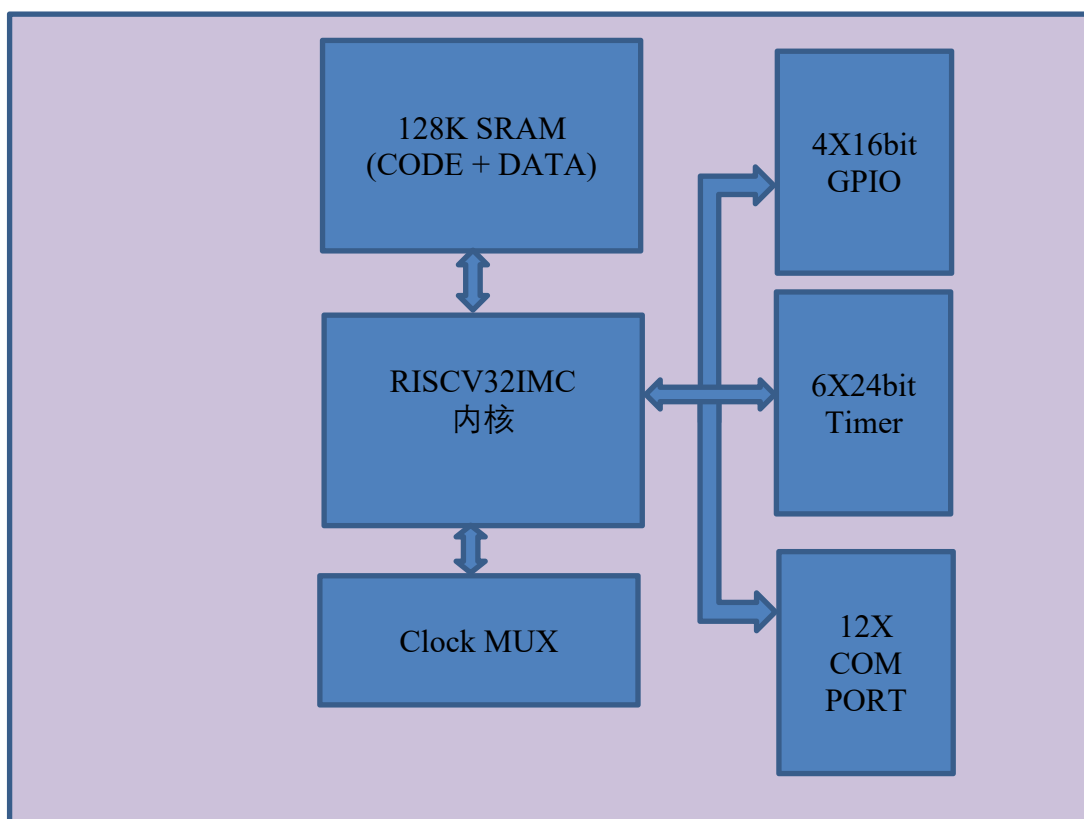
- LQFP100

第 1 章 规格信息

1.1 系统架构

MC3172 是一款多线程实时处理器，其特点为64线程同步并行运行，互不阻塞，各个线程共享数据段与代码段，无通信瓶颈。100%单周期指令无需分支预测，无流水线阻塞，性能已达到单发射结构的理论极限性能，各个线程按需分配主频完成各自专项任务，无需中断与线程调度，故具有极强的实时性和可预测性，可以代替实时操作系统，实现程序的模块化与复用性。

下图是系列产品内部架构框图。



1.2 功能概述

1.2.1 片上存储器模式

内置 128K 字节 SRAM 区，用于存放代码和数据。

在启动时，默认通过两线调试接口被动下载程序与初始数据到SRAM，SRAM可按需配置为以下三种模式：

96K代码空间+32K数据空间

64K代码空间+64K数据空间

32K代码空间+96K数据空间

1.2.2 供电方案

- $V_{DDIO} = 1.8 \sim 3.3V$: V_{DD} 引脚为 I/O 引脚、RC 振荡器、复位模块供电。
- $V_{DDcore} = 1.8 \sim 1.98V$: 内部核心电路供电。

1.2.3 供电监控器

本产品内部集成了上电复位 (POR)，该电路始终处于工作状态，保证系统在供电超过 1.2V 时工作；不必使用外部复位电路。

1.2.4 低功耗模式

系列产品支持动态关闭线程和内部时钟源以达到省电模式

1.2.5 线程主频控制器

产品内置快速可编程线程控制器，支持全部 64 个线程运行频率设置，记内核时钟速度为 C Mhz, 则每 16 个线程为一组共 4 个线程组，每个线程组固定分配四分之一主频资源，每个线程组内部的 16 个线程可按需配置，举例如下

假设内核主频为 128MHz，则每个线程组分配的主频为 32Mhz，则线程组内的 16 个线程共享该 32Mhz 主频资源，可配置为如下几种典型设置（只是举例说明，不是必须配置为这些设置，可按实际需求灵活配置）。

设置1：线程0独占32Mhz主频，其余线程（1-15）不工作。

设置2：全部线程（0-15）平分32Mhz主频，每个线程分配2Mhz运行主频。

设置3：线程（0-3）平分32Mhz主频，每个线程分配8Mhz运行主频，其余线程（4-15）不工作。

设置4：线程0分配16Mhz主频，线程1分配8Mhz主频，线程2分配4Mhz主频，其余线程（3-15）每个线程分配（4/16）Mhz运行主频。

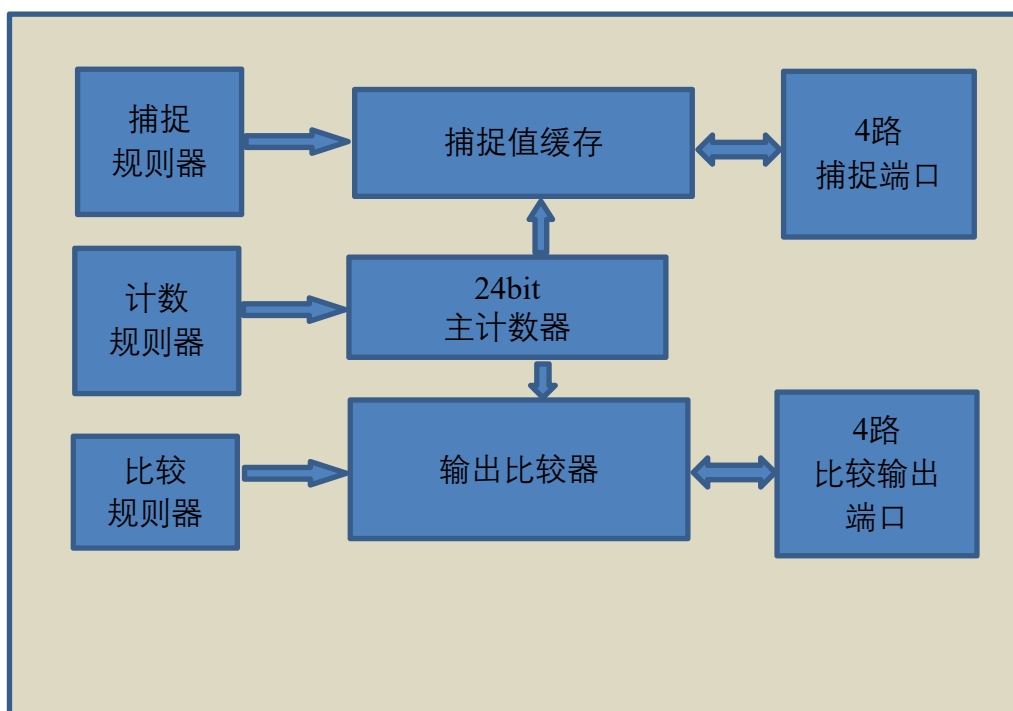
设置5：线程0分配16Mhz主频，线程1分配8Mhz主频，线程2分配4Mhz主频，线程3分配2Mhz主频，线程4分配1Mhz主频，线程5分配0.5Mhz主频，线程6分配0.5Mhz主频，其余线程（7-15）不工作。

1.2.6 时钟和启动

系统时钟源内部RC 200Mhz默认开启，在没有配置时钟或者复位后，内部 200MHz 的 RC 振荡器作为默认的 CPU 时钟，随后可以另外选择外部 4~40MHz 晶振驱动，8Mhz RC振荡器或者外部直接输入时钟作为内核时钟。

1.2.7 定时器

定时器包含6个双缓冲24 位定时器1个看门狗定时器和 1 个系统时基定时器。



1.5.14.3 独立看门狗（IWDG）

独立看门狗是一个自由运行的递减计数器，由一个内部独立的 8MHz 的 RC 振荡器提供时钟；这个 RC 振荡器独立于CPU时钟。

1.5.14.5 系统时基定时器（SysTick）

这是内核控制器自带的一个定时器，以CPU时钟为基准时钟源的32位递增计数器。

1.5.15 通讯接口

多达12组可配置通信接口，每一组都可按需配置为以下总线形式，具有强大的通信能力

1.5.15.1 通用异步收发器（USART）

通用异步收发器 UART，其采用分数波特率发生器系统，接口最高达10Mbits/s。

1.5.15.2 串行外设接口（SPI）

串行外设 SPI 接口，提供主或从操作，动态切换。时钟频率最高可达 50MHz，可编程的时钟极性和相位，数据位宽提供 8 或 16 位选择。

1.5.15.3 CAN2.0B 总线

CAN2.0B 帧收发器，配合适当线程主频与存储空间，可实现任意帧的收发行为，从而实现CAN总线各种功能的定制化实现。

1.5.15.4 通用串行总线（USB）

USB2.0 帧收发器，遵循 USB2.0 Full/Low speed 标准，配合适当线程主频与存储空间，可实现任意帧的收发行为，从而实现USB各种功能的定制化实现。

1.5.16 通用输入输出接口（GPIO）

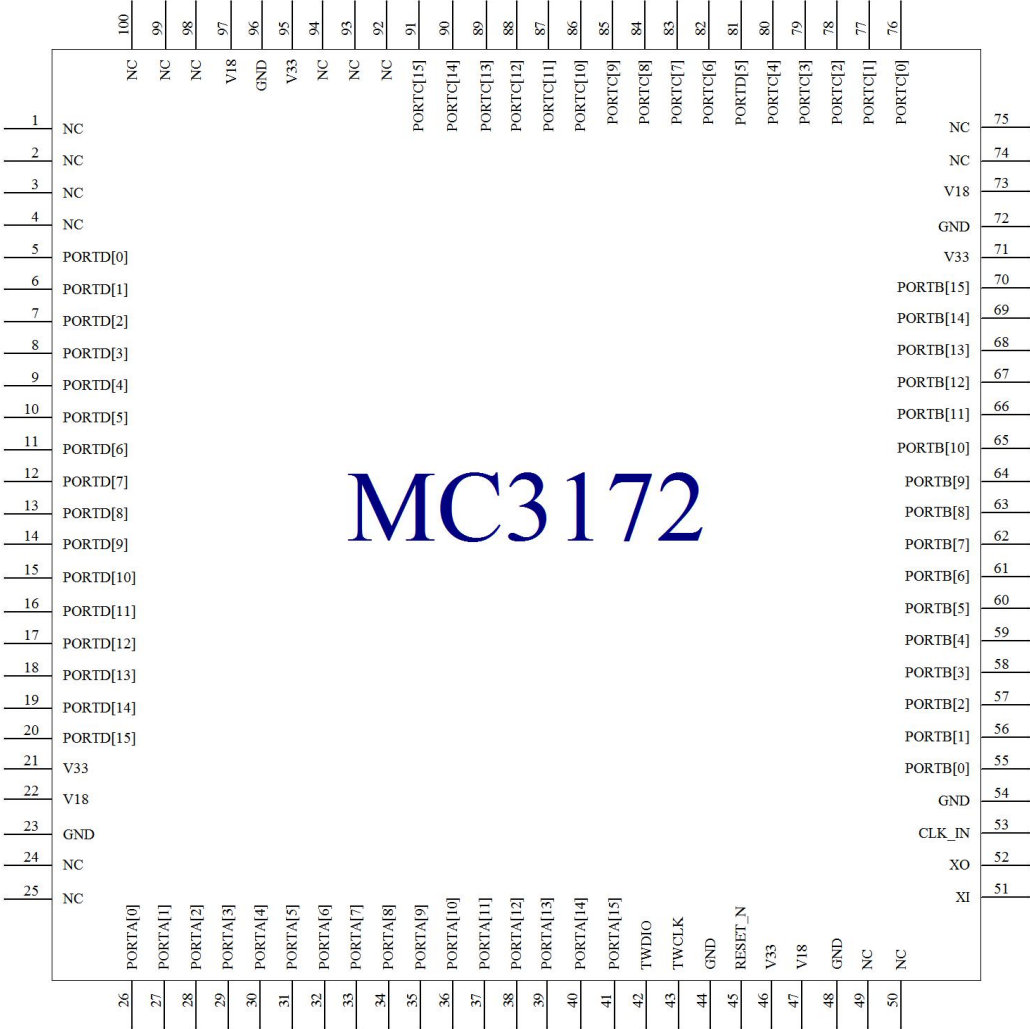
系统提供了 4 组 GPIO 端口，每组 16 个共 64 个 GPIO 引脚。通过掩码模式，可实现对特定的IO读写而不影响其余IO功能，配合100%单周期指令集，可实现对IO的精确时序控制。每个引脚都可以由软件配置成输出（推挽或开漏）、输入（带或不带上拉或下拉）或复用的外设功能端口。所有的 GPIO 引脚都有大电流通过能力。

1.5.17 2 线串行调试接口（TWDP）

内嵌 TWDP接口，这是一个 2 线串行调试接口。硬件包括 TWDIO 和 TWCLK 引脚，支持在线代码下载、调试。

第 2 章 引脚信息

2.1 引脚排列



MC3172 (LQFP100) 引脚分布

2.2 引脚描述

表 2-1 MC3172 LQFP100 引脚定义

引脚编号	引脚类型	主功能	重映射功能
1	NC	NC	—
2	NC	NC	—
3	NC	NC	—
4	NC	NC	—
5	I/O	PORTD[0]	—
6	I/O	PORTD[1]	—
7	I/O	PORTD[2]	—
8	I/O	PORTD[3]	—
9	I/O	PORTD[4]	—
10	I/O	PORTD[5]	—
11	I/O	PORTD[6]	—
12	I/O	PORTD[7]	—
13	I/O	PORTD[8]	—
14	I/O	PORTD[9]	—
15	I/O	PORTD[10]	—
16	I/O	PORTD[11]	—
17	I/O	PORTD[12]	—
18	I/O	PORTD[13]	—
19	I/O	PORTD[14]	—
20	I/O	PORTD[15]	—
21	POWER	V33	—
22	POWER	GND	—
23	POWER	V18	—
24	NC	NC	—
25	NC	NC	—
26	I/O	PORTA[0]	GPCOM0_P0 TIMER0_P0
27	I/O	PORTA[1]	GPCOM0_P1 TIMER0_P1
28	I/O	PORTA[2]	GPCOM0_P2 TIMER0_P2
29	I/O	PORTA[3]	GPCOM0_P3 TIMER0_P3
30	I/O	PORTA[4]	GPCOM1_P0 TIMER0_P4
31	I/O	PORTA[5]	GPCOM1_P1 TIMER0_P5

32	I/O	PORTA[6]	GPCOM1_P2 TIMER0_P6
33	I/O	PORTA[7]	GPCOM1_P3 TIMER0_P7
34	I/O	PORTA[8]	GPCOM2_P0 TIMER1_P0
35	I/O	PORTA[9]	GPCOM2_P1 TIMER1_P1
36	I/O	PORTA[10]	GPCOM2_P2 TIMER1_P2
37	I/O	PORTA[11]	GPCOM2_P3 TIMER1_P3
38	I/O	PORTA[12]	GPCOM3_P0 TIMER1_P4
39	I/O	PORTA[13]	GPCOM3_P1 TIMER1_P5
40	I/O	PORTA[14]	GPCOM3_P2 TIMER1_P6
41	I/O	PORTA[15]	GPCOM3_P3 TIMER1_P7
42	DBG	DBG_DATA	—
43	DBG	DBG_CLK	—
44	POWER	VSS	—
45	RST	RESET_N_IN	—
46	POWER	V33	—
47	POWER	V18	—
48	POWER	GND	—
49	NC	NC	—
50	NC	NC	—
51	CLK	XI	—
52	CLK	X0	—
53	CLK	CLK_IN	—
54	POWER	VSS	—
55	I/O	PORTB[0]	GPCOM4_P0 TIMER2_P0
56	I/O	PORTB[1]	GPCOM4_P1 TIMER2_P1
57	I/O	PORTB[2]	GPCOM4_P2 TIMER2_P2
58	I/O	PORTB[3]	GPCOM4_P3 TIMER2_P3
59	I/O	PORTB[4]	GPCOM5_P0 TIMER2_P4
60	I/O	PORTB[5]	GPCOM5_P1 TIMER2_P5

61	I/O	PORTB[6]	GPCOM5_P2 TIMER2_P6
62	I/O	PORTB[7]	GPCOM5_P3 TIMER2_P7
63	I/O	PORTB[8]	GPCOM6_P0 TIMER3_P0
64	I/O	PORTB[9]	GPCOM6_P1 TIMER3_P1
65	I/O	PORTB[10]	GPCOM6_P2 TIMER3_P2
66	I/O	PORTB[11]	GPCOM6_P3 TIMER3_P3
67	I/O	PORTB[12]	GPCOM7_P0 TIMER3_P4
68	I/O	PORTB[13]	GPCOM7_P1 TIMER3_P5
69	I/O	PORTB[14]	GPCOM7_P2 TIMER3_P6
70	I/O	PORTB[15]	GPCOM7_P3 TIMER3_P7
71	POWER	V33	—
72	POWER	GND	—
73	POWER	V18	—
74	NC	NC	—
75	NC	NC	—
76	I/O	PORTC[0]	GPCOM8_P0 TIMER4_P0
77	I/O	PORTC[1]	GPCOM8_P1 TIMER4_P1
78	I/O	PORTC[2]	GPCOM8_P2 TIMER4_P2
79	I/O	PORTC[3]	GPCOM8_P3 TIMER4_P3
80	I/O	PORTC[4]	GPCOM9_P0 TIMER5_P4
81	I/O	PORTC[5]	GPCOM9_P1 TIMER5_P5
82	I/O	PORTC[6]	GPCOM9_P2 TIMER5_P6
83	I/O	PORTC[7]	GPCOM9_P3 TIMER5_P7
84	I/O	PORTC[8]	GPCOM10_P0 TIMER6_P0
85	I/O	PORTC[9]	GPCOM10_P1 TIMER6_P1

86	I/O	PORTC[10]	GPCOM10_P2 TIMER6_P2
87	I/O	PORTC[11]	GPCOM10_P3 TIMER6_P3
88	I/O	PORTC[12]	GPCOM11_P0 TIMER6_P4
89	I/O	PORTC[13]	GPCOM11_P1 TIMER6_P5
90	I/O	PORTC[14]	GPCOM11_P2 TIMER6_P6
91	I/O	PORTC[15]	GPCOM11_P3 TIMER6_P7
92	NC	NC	—
93	NC	NC	—
94	NC	NC	—
95	POWER	V33	—
96	POWER	GND	—
97	POWER	V18	—
98	NC	NC	—
99	NC	NC	—
100	NC	NC	—

注：引脚类型：

I = TTL/CMOS 电平斯密特输入；

O = CMOS 电平三态输出；

COMX_PY = X号通信外设的Y号管脚；

TIMERX_PY = X号定时器的Y号管脚；

第 3 章 电气特性

3.1 测试条件

除非特殊说明和标注，所有电压都以GND为基准。 所有最小值和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。典型数值是基于常温 和 $V_{33} = 3.3V$ 环境下，可用于设计指导。

对于通过综合评估、设计模拟或工艺特性得到的数据，不会在生产线进行测试。在综合评估的基础上，最小和最大值是通过样本测试后统计得到。

常温环境：25℃
供电方案：

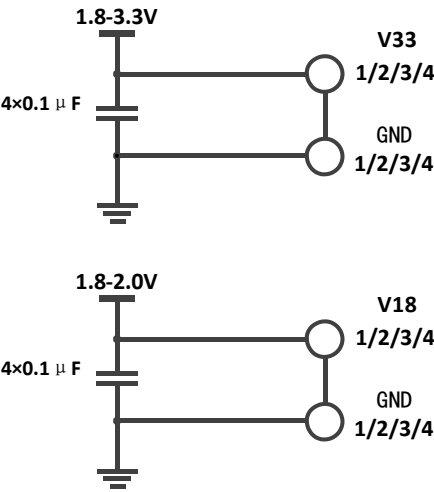


图 3-1 常规供电典型电路

3.2 绝对最大值

临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏。

表 3-1 绝对最大值参数表

符号	描述	最小值	最大值	单位
T_A^1	工作时的环境温度	-40	85	℃
T_s	存储时的环境温度	-40	105	℃
V33	I/O主供电电压	-0.3	3.6	V
V18	内核主供电电压	-0.3	2.0	V
V_i	引脚上的输入电压	$V_{ss}-0.3$	5.5	V
$ \Delta V_{SSx}^{ndy} ^1$	不同供电引脚之间的电压差		50	mV
$ V_{SSx}^{ndy}-V_{SS} ^1$	不同接地引脚之间的电压差		50	mV
ESD	ESD 静电放电电压（人体模型，非接触式）	2000		V
I_{VDD}^2	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流）		100	mA

I_{Vss}^2	经过 V_{ss} 地线的总电流（流出电流）		100	mA
I_{IO}^1	任意 I/O 和控制引脚上的吸入电流		-20	
	任意 I/O 和控制引脚上的输出电流		20	

注：1. 设计参数。
2. 正常工作能达到最大电流值。

3.3 电气参数

3.3.1 工作条件

表 3-2 通用工作条件

符号	参数	条件	最小值	最大值	单位
F_{intosc_h}	内部高频振荡器时钟频率		100	200	MHz
F_{ext}	外部有源时钟频率		-	133	MHz
F_{intosc_l}	内部低频振荡器时钟频率		6	12	MHz
$F_{crystal}$	外部晶体时钟频率		4	50	MHz
V_{io}	管脚工作电压		1.8	3.6	V
V_{core}	核心工作电压		1.8	2.0	V
T_A^1	环境温度		-40	85	°C

注：1. 设计参数。

表 3-3 上电和掉电条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	V_{DD} 上升速率		0	∞	us/V
	V_{DD} 下降速率		50	∞	us/V

3.3.4

表 3-11 使用一个晶体/陶瓷谐振器产生的高速外部时钟

符号	参数	条件	最小值	典型值	最大值	单位
F_{OSC_IN}	谐振器频率		4	8	16	MHz
I_2^1	HSE 驱动电流	$V_{DD} = 3.3V$, 20p 负载		0.2		mA
g_m^1	振荡器的跨导	启动		4.6		mA/V
$t_{SU(HSE)}$	启动时间	V_{DD} 是稳定的		1		ms

注：1. 设计参数

电路参考设计及要求：

晶体的负载电容一般选用 20pF（ $C_{L1}=C_{L2}$ ，建议 5~25pF），实际请参考所使用晶体的厂家数据手册。

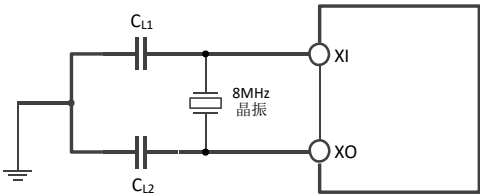


图 3-5 外接 8M 晶体典型电路

注：负载电容 C_L 由下式计算： $C_L = C_{L1} \times C_{L2} / (C_{L1} + C_{L2}) + C_{stray}$ ，其中 C_{stray} 是引脚的电容和 PCB 板或

PCB 相关的电容，它的典型值是介于 2pF 至 7pF 之间。

3.3.6 输出驱动电流特性

GPIO (通用输入/输出端口) 可以吸收或输出多达 ±8mA 电流，并且吸收或输出 ±20mA 电流 (不严格达到 V_{OL}/V_{OH})。在用户应用中，所有 IO 引脚驱动总电流不能超过 3.2 节给出的绝对最大额定值：

表 3-20 输出电压特性

符号	参数	条件	最小值	最大值	单位
V_{OL}	输出低电平，单个引脚吸收电流	TTL 端口， $I_{IO} = +8mA$ $2.7V < V_{IO} < 3.6V$		0.4	V
V_{OH}	输出高电平，单个引脚输出电流		$V_{DD}-0.4$		V
V_{OL}	输出低电平，单个引脚吸收电流	CMOS 端口， $I_{IO} = +8mA$ $2.7V < V_{IO} < 3.6V$		0.4	V
V_{OH}	输出高电平，单个引脚输出电流		2.3		V
V_{OL}	输出低电平，单个引脚吸收电流	$I_{IO} = +20mA$ $2.7V < V_{IO} < 3.6V$		1.3	V
V_{OH}	输出高电平，单个引脚输出电流		$V_{DD}-1.3$		V

第 4 章 封装信息

芯片封装

封装形式	塑体宽度	引脚间距		封装说明	订货型号
LQFP100	14*14mm	0.5mm	19.7mil	LQFP100（14*14）贴片	MC3172L100

说明：尺寸标注的单位是 mm（毫米），引脚中心间距总是标称值，没有误差，除此之外的尺寸误差不大于±0.4mm 或者 15%。

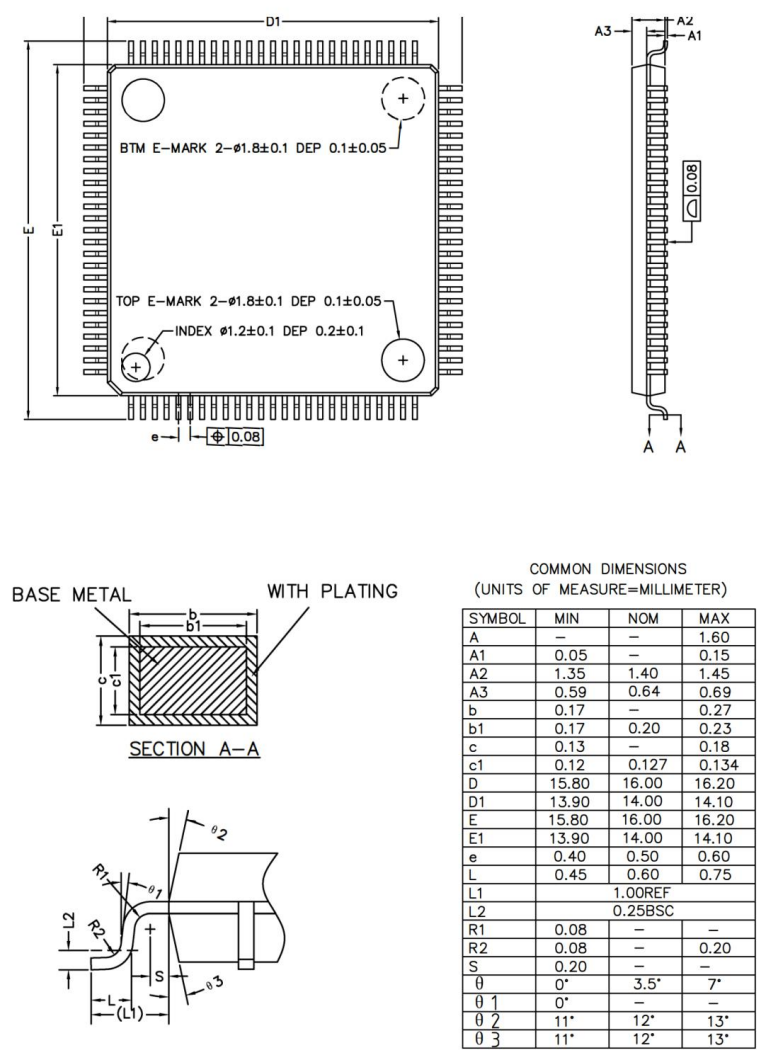
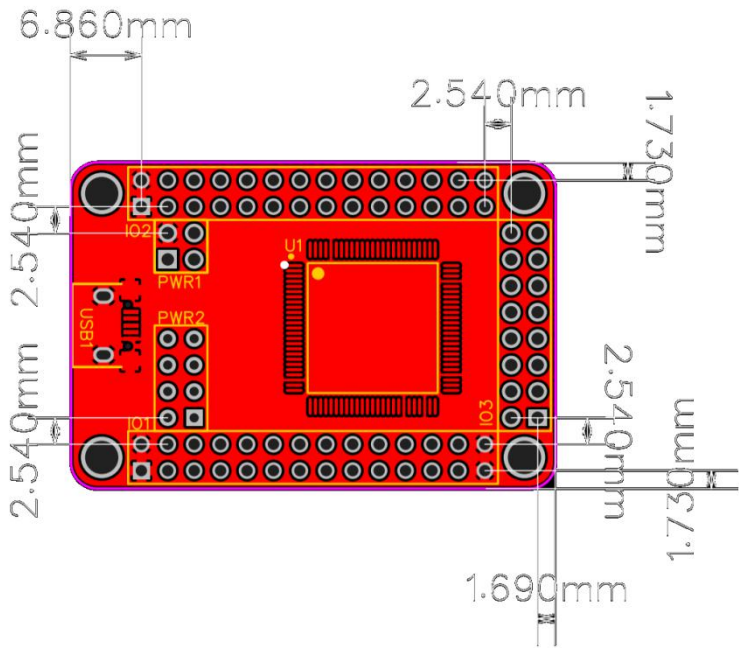


图 4-1 LQFP100 封装

开发板尺寸标注（顶视图）



IO排列顺序如下（顶视图）

GND	AIN	PD7	PD5	PD3	PD1	PC15	PC13	PC11	PC9	PC7	PC5	PC3	PC1		
GND	RST	PD6	PD4	PD2	PD0	PC14	PC12	PC10	PC8	PC6	PC4	PC2	PC0		
	GND	NC												PB15	PB14
	VUSB	VIN												PB13	PB12
USB 座														PB11	PB10
														PB9	PB8
	V33S	VIN												PB7	PB6
	V18S	VIN												PB5	PB4
	V33D	V33												PB3	PB2
	V18D	V18												PB1	PB0
GND	PD9	PD11	PD13	PD15	PA1	PA3	PA5	PA7	PA9	PA11	PA13	PA15	GND		
GND	PD8	PD10	PD12	PD14	PA0	PA2	PA4	PA6	PA8	PA10	PA12	PA14	GND		

开发板背面X3为无源晶振 X5为有源晶振，均可自行按需焊接合适频率晶振

- VUSB = USB下载线5V输入
- VIN = 开发板外部供电（3.7-5.5V），可通过跳线帽连接VUSB（默认跳接）
- V33S = 板载3.3V LD0源输入电压，可通过跳线帽连接VIN（默认跳接）
- V33S = 板载1.8V LD0源输入电压，可通过跳线帽连接VIN（默认跳接）
- V33D = 板载3.3V LD0输出电压
- V33D = 板载1.8V LD0输出电压
- V33 = MCU 3.3V输入，可通过跳线帽连接V33D（默认跳接）
- V18 = MCU 1.8V输入，可通过跳线帽连接V18D（默认跳接）